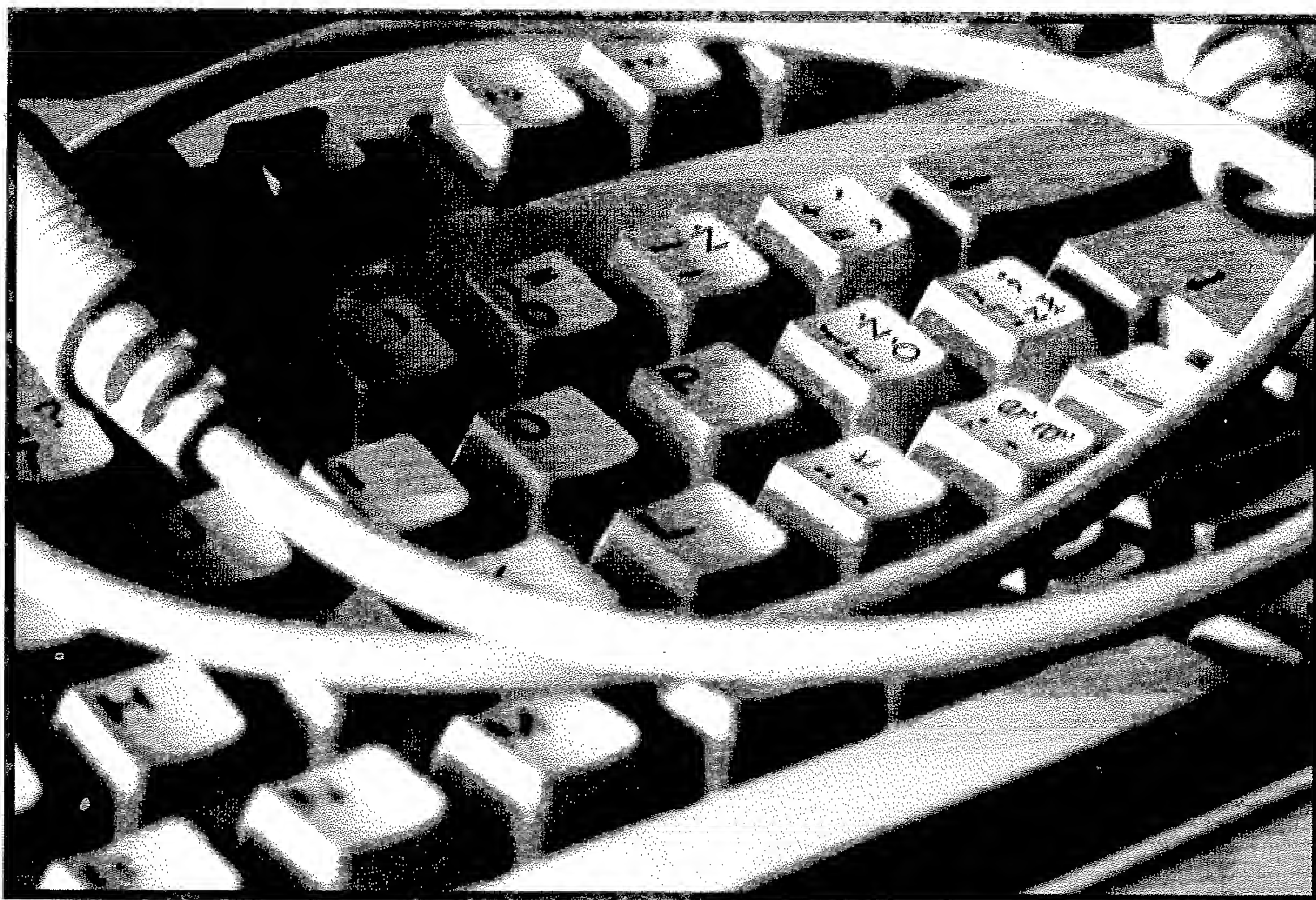
NOWY ELEKTRONIK



Interface joysticka cyfrowego do IBM PC



Mikroprocesorowy zegar / sterownik

W NUMERZE

NOWY ELEKTRONIK

Miesięcznik 7/1993 (46)
Rok czwarty
Lipiec 1993
Nakład 40.000 egz.
Numer zamknięto 24.05.1993
Cena 1 egz. 13.900 zł
Nr ind. 367141

Wydawca
P.W. „ARTCOM"

Adres redakcji:
82-300 Elbląg, ul. Browarna 85
skr. poczt. 100
tel./fax 34-18-84 wew. 32
tlx 057302

Redagują:
Dariusz Mickiewicz, Wiesława Oleszczuk,
Ryszard Świątkowski – red. naczelny

Stali współpracownicy:
Dariusz Bieńkowski, Jarosław Choma,
Witold Dąbrowski, Robert Krzysztofek,
Andrzej Kusiak, Zbigniew Pędzik,
Sławomir Szczęśniewicz,
Aleksander Rode, Witold Wrotek

Opracowanie graficzne i DTP
P.W. „ARTCOM"
Mariusz Kołtun
Janusz Mikowicz

Naświetlenia:
P.P.N.H. „EXPLONAFT" Sp. z o.o.
01-685 Warszawa, ul. Stachury 4

Druk:
Grudziądzkie Zakłady Graficzne
Grudziądz, ul. Droga Mazowiecka 23

BLANKIET DLA PRENUMERATORÓW

Warunki prenumeraty czasopism technicznych wydawanych przez P.W. „ARTCOM"

1. Przyjęcie – wyłącznie na podstawie wpłaty na blankietach wydrukowanych w miesięcznikach: „NOWY ELEKTRONIK", „ELEKTRONIK HOBBY" i „ŚWIAT PC – tów" lub na blankietach bankowych z zaznaczeniem tytułu czasopisma.
2. Dane na blankiecie – dokładny i czytelnie napisany adres zamawiającego.
3. Wpłaty – zgodnie z podanymi cenami, należy dokonać w bankach lub placówkach pocztowych.

Pokwitowanie dla Banku

zł ....
słownie ....
wpłacający ....
dokładny adres

Na rachunek: P.W. „ARTCOM" Elbląg, ul. Browarna 85

B.P. PKO oddział w Elblągu
R-k nr 17516-38276-136

Opłata
zł ....

datownik
.... podpis przyj.

Pokwitowanie dla Posiadacza r-ku

zł ....
słownie ....
wpłacający ....
dokładny adres

Na rachunek: P.W. „ARTCOM" Elbląg, ul. Browarna 85

B.P. PKO oddział w Elblągu
R-k nr 17516-38276-136

Opłata
zł ....

datownik
.... podpis przyj.

Pokwitowanie dla Wpłacającego

zł ....
słownie ....
wpłacający ....
dokładny adres

Na rachunek: P.W. „ARTCOM" Elbląg, ul. Browarna 85

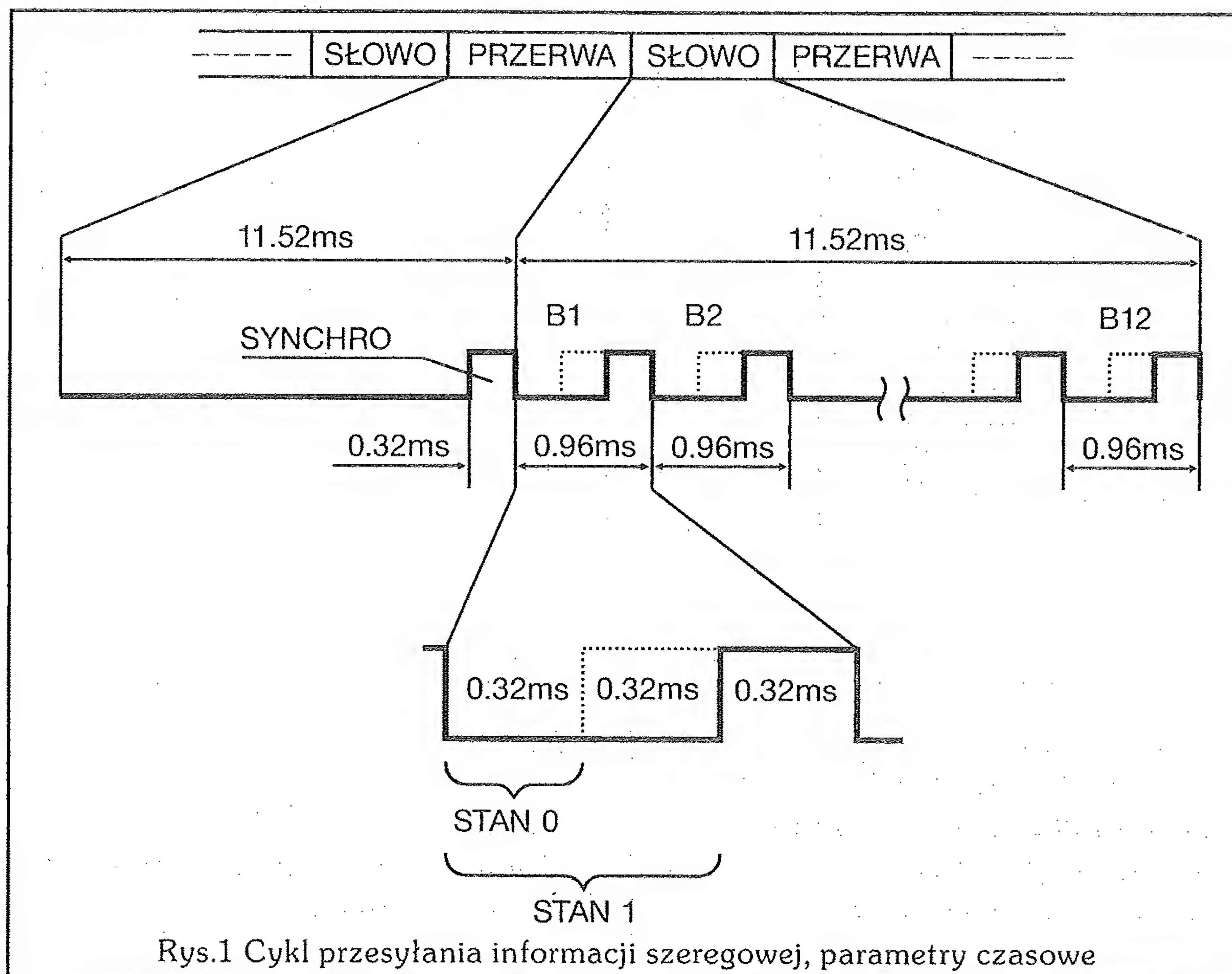
B.P. PKO oddział w Elblągu
R-k nr 17516-38276-136

Opłata
zł ....

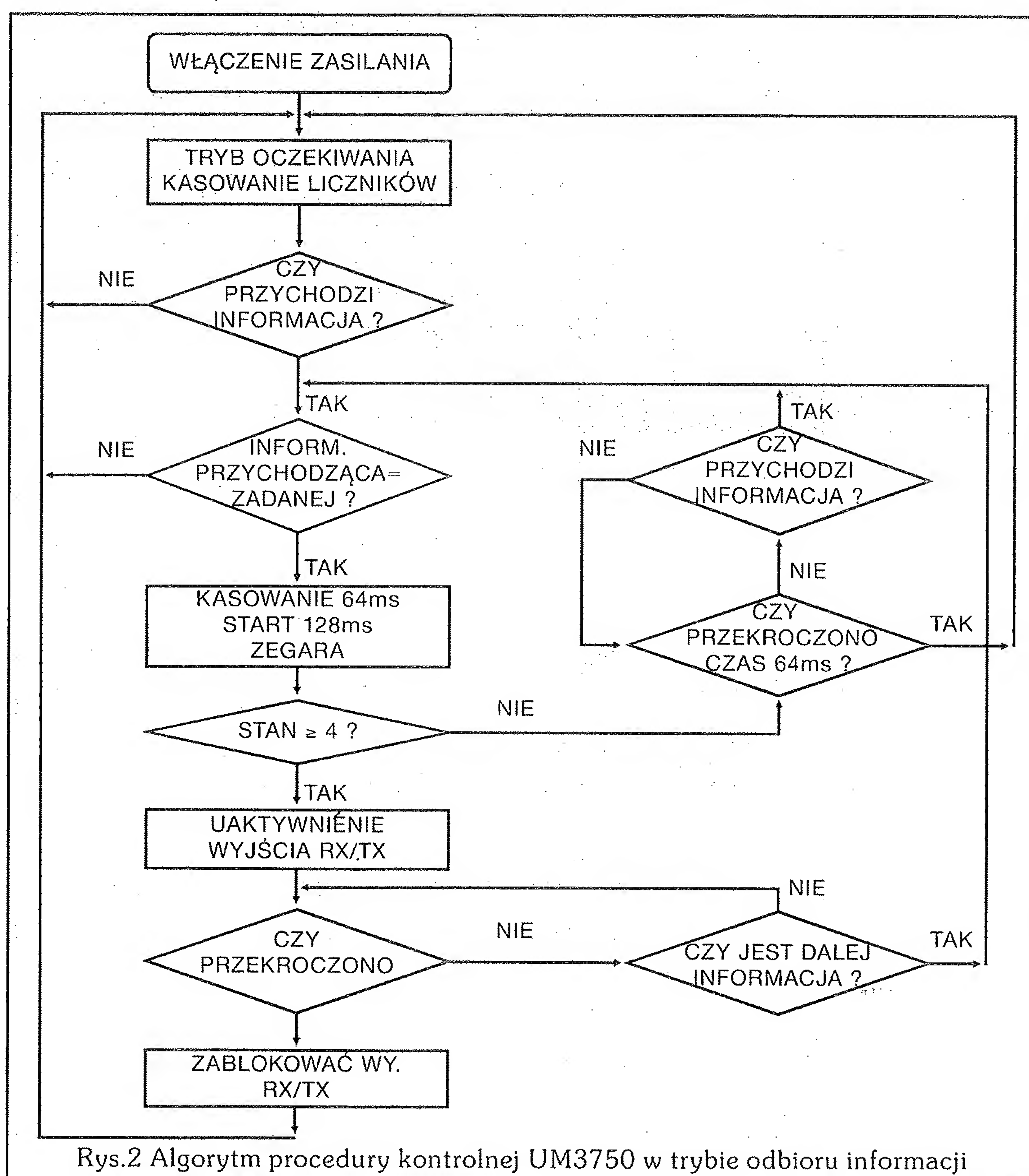
datownik
.... podpis przyj.

Koder/dekoder cyfrowy UM 3750

UM 3750 jest układem pełniącym dwoistą rolę kodera/dekodera wykonanym w technologii CMOS /LSI. Jeden typ układu pozwala zrealizować system nadawczo-odbiorczy informacji zapisanej na 12 pozycjach binarnych. Po stronie odbiorczej można zdekodować 4092 polecenia typu 0/1. Układ nadawczo-odbiorczy nie umożliwia transmisji danych o modyfikowanych parametrach. Układ odbiornika jest zdolny porównać odebraną liczbę zapisaną na 12 bitach z zakodowaną jej wartością po stronie własnej. Kodowanie informacji nadawanej i odbieranej (porównywanej) odbywa się przez 12 bitową równoległą szynę wejściową. Transmisja informacji odbywa się w systemie szeregowym. Nośnikiem informacji jest nadawane cyklicznie słowo 12 bitowe. Stan binarny jest kodowany metodą zmiany szerokości impulsów na właściwych pozycjach słowa. Wynikiem przekazania "poprawnej" informacji jest impuls generowany na wyjściu odbiornika.



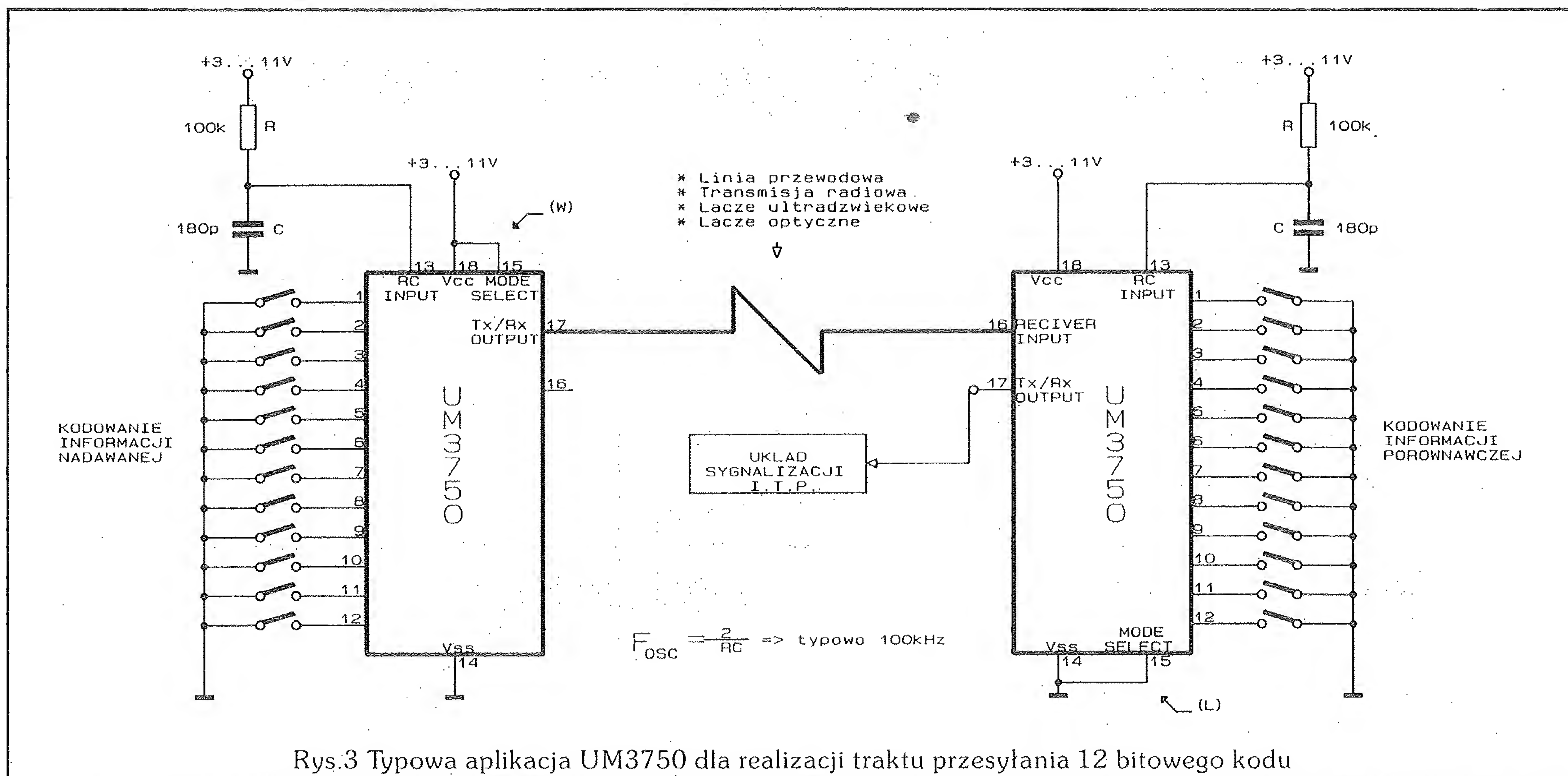
Rys.1 Cykl przesyłania informacji szeregowej, parametry czasowe



Rys.2 Algorytm procedury kontrolnej UM3750 w trybie odbioru informacji

Ważniejsze cechy użytkowe układu UM 3750

- Jeden typ układu scalonego umożliwia realizację odbiornika-dekodera lub nadajnika-kodera.
- Szeroki zakres napięć zasilających 3V do 11V.
- Oscylator taktujący układu wymaga kompletacji elementami RC o mało krytycznych parametrach.
- Reakcja odbiornika na błędny lub przypadkowy sygnał wejściowy jest praktycznie wyeliminowana, przez procedurę 4 krotnego sprawdzenia (wykrytego już przez układ porównawczy) poprawnego słowa cyfrowego. Każde następne, odebrane, prawidłowe słowo musi pojawić się w czasie max. 64ms od poprzedniego. Ten warunek mogą spełnić jedynie słowa występujące po sobie kolejno zgodnie z



Rys.3 Typowa aplikacja UM3750 dla realizacji traktu przesyłania 12 bitowego kodu

cyklem nadawania.
- Przerzutnik Schmitt'a na wejściu odbiornika zwiększa odstęp między odbieranym sygnałem, a zakłóceniami szumowymi.
- Zastosowania:
  * sterowanie systemami alarmowymi
  * systemy zabezpieczania linii telefonicznych
  * układy sterowania
- Przesyłanie informacji szeregowej, synchronicznej może się odbywać drogą radiową, kablową i przez łącza ultradźwiękowe i optyczne np. w podczerwieni.

1. Warunki graniczne:

Napięcie zasilające	−0.3V do 11V
Temperatura pracy	−20°C do +70°C
Napięcie wejść kodujących	V_{SS}−0.3V do V_{DD} +0.3V

Opis działania:

W trybie nadawania, układ przekazuje zakodowaną równolegle informację 12 bitową do wyjścia tran-

2. Charakterystyka elektryczna

T_0 = 25°C, V_{DD} =9V

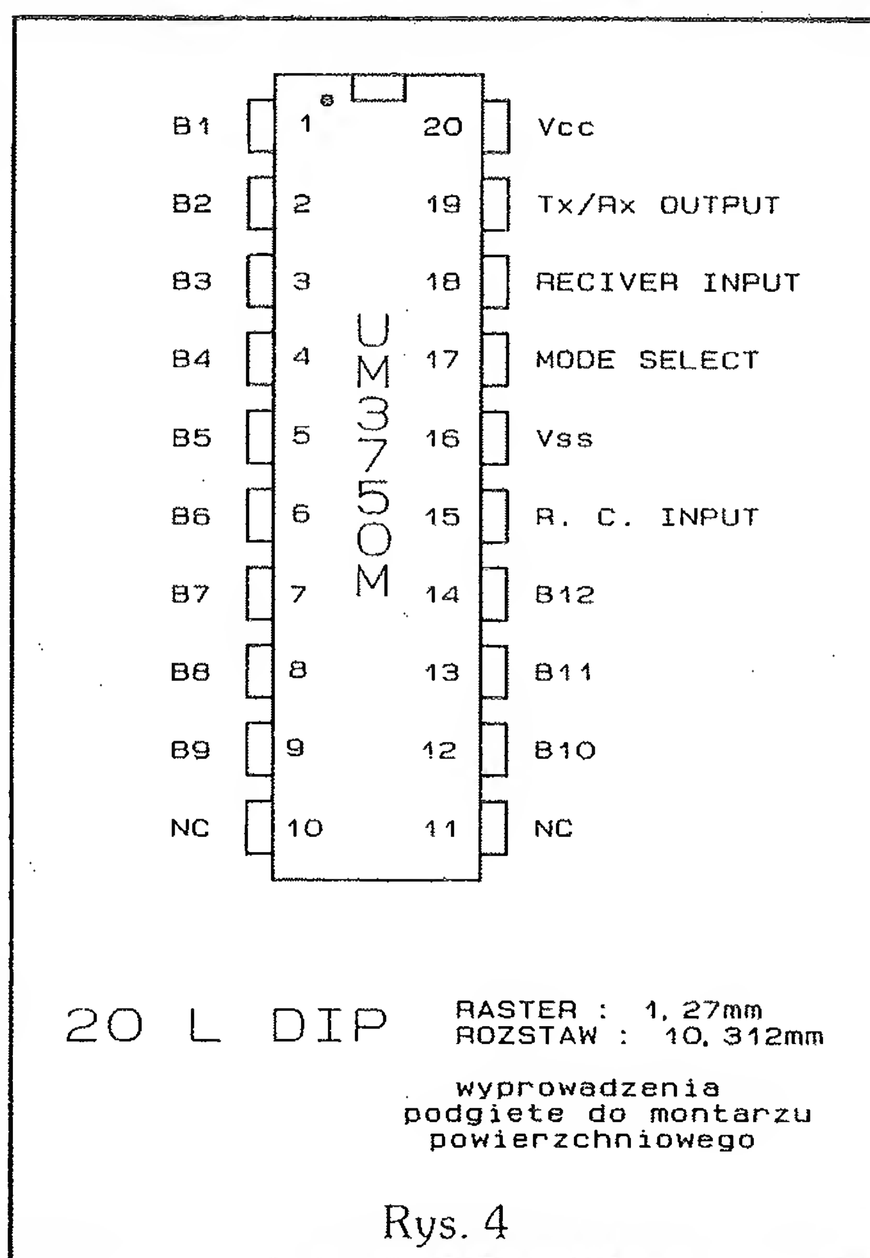
Parametr	Symbol	Min.	Typ	Max.	Jednostka	Warunki
Napięcie pracy	V_{DD}	3.0	–	11	V	–
Prąd pracy	J_{DD}	–	–	1.2	mA	–
Poziom wyzwalania przerzutnika Schmitt'a na wej.					V	Poziom 1
	–	V_{SS} +4	–	V_{SS} +2	V	Poziom 0
Poziom wejść sterujących	V_{OH}	V_{DD} −0.5		V_{DD}	V	Poziom 1
	V_{OL}	V_{SS}	–	V_{SS} +0.5	V	Poziom 0
Częstotliwość oscylatora.	F	–	100	–	kHz	± 15%
Poziom logiczny na wyjściu	–	V_{DD} −0.5	–	V_{DD}	V	I upływu = 5μA
		V_{SS}		V_{SS} +1	V	I nasycenia = 2mA

Nr. wyprowadzenia	Oznaczenie	Objaśnienie
1–12	B1–B12	Równoległa szyna adresowa do kodowania informacji nadawanej/odbieranej. Wyprowadzenie odłączone posiada stan 1.
13	R.C.INPUT	Wejście jednopunktowego oscylatora. Elementy RC połączone w/g schematu aplikacyjnego. F=2/RC.
14	V_{SS}	Ujemne napięcie zasilające (poziom masy).
15	MODE SELECT	Wybór trybu pracy układu nadajnik ↔ odbiornik. wyp. 15 do masy – UM3750 w trybie "odbiornik" wyp. 15 do V_{CC} – UM3750 w trybie "nadajnik".
16	RECIVER INPUT	Wejście odbiorcze sygnału PCM.
17	TX/RX OUTPUT	W trybie nadawania – wyjście sygnału PCM. W trybie odbierania – wystawienie impulsu poprawnej komparacji.
18	V_{CC}	Dodatnie napięcie zasilające UM3750.

smisji szeregowej. Nadaje tej informacji postać synchronicznie generowanego słowa, złożonego z przerwy + impulsu synchronizacji + 12 impulsów niosących informację binarną. Kodowanie przez zmianę szerokości impulsów. W trybie odbioru proces jest bardziej złożony.

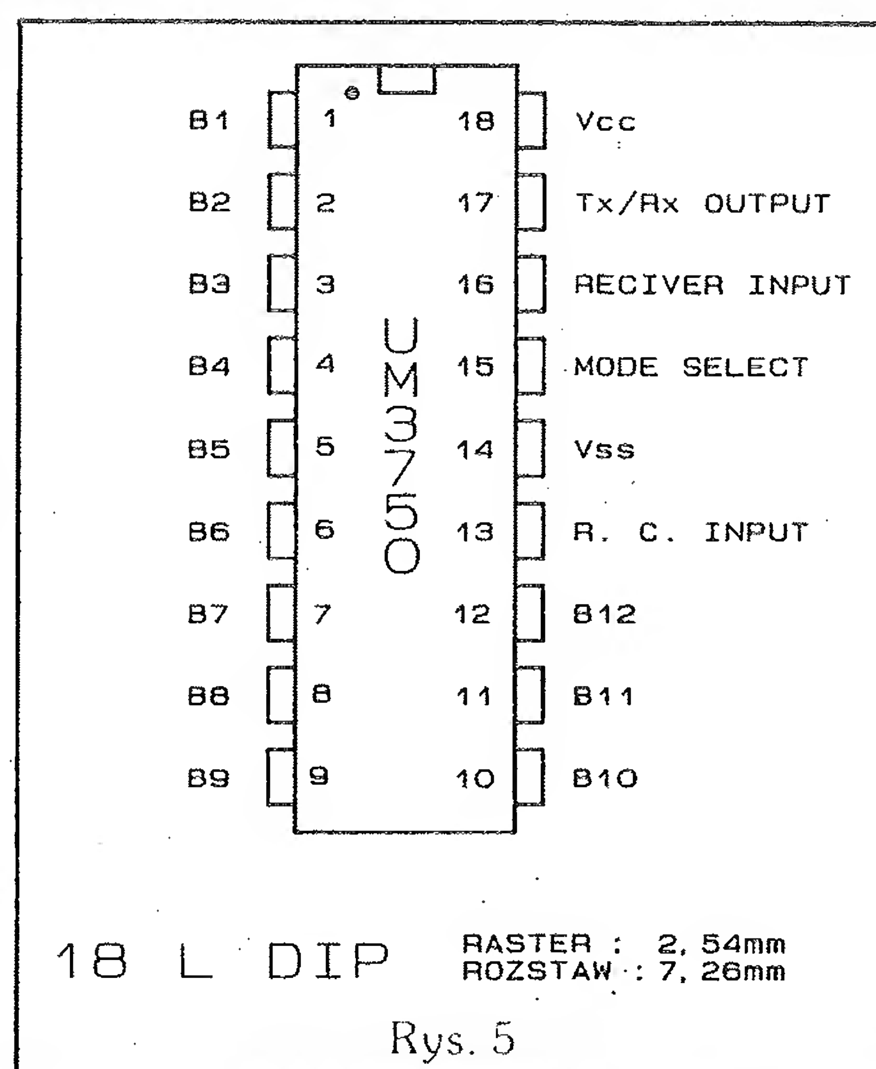
Sygnał odbierany jest bowiem według określonej programowo procedury kontrolnej, której algorytm przedstawiono na rys.2.

W pierwszej fazie sygnał odebrany jest porównywany z informacją zakodowaną na wejściach sterujących odbiornika. Błąd komparacji powoduje wykasowanie procedury i powrót do jej początku w oczekiwaniu na kolejne słowo. Jeżeli 12 bitów odebranej informacji jest poprawne, generowany jest wewnętrzny impuls poprawnego odbioru " ". Impuls ten zeruje zegar 64ms i wyzwala po raz pierwszy licznik modulo 3. Temporyzacja 64ms wymaga pojawienia się w tym czasie kolejnego impulsu " " wyzwalającego licznik, podobnie trzeciego i czwartego. Czwarty impuls poprawnej komparacji wyzwala sygnał na wyjściu licznika mod. 3 i uaktywnia wyjście RX/TX zmieniając jego stan z normalnie wysokiego na niski.



Rys. 4

Z chwilą odebrania pierwszego poprawnego słowa, rozpoczął odliczanie zegar 128ms. Od momentu uaktywnienia wyjścia RX/TX wymagane jest pojawienie się kolejnego piątego impulsu " ", który powinien się zmieścić w temporyzacji 128ms. W innym wypadku procedura kontrolna zostanie skasowana i po zablokowaniu wyjścia RX, TX w stanie spoczynkowym, powróci do fazy początkowej.



Rys. 5

Jeżeli jednak piąty impuls zmieści się w określonym czasie, oczekiwany będzie kolejny szósty, który uruchomi układ podtrzymania stanu aktywnego na wyjściu RX/TX.

Sławomir Szczęśniewicz

Opracowano na podstawie:
Commercial ICs
1990–1991 Data Book
f–my: UNITED MICROELECTRONICS CORPORATION

Odbiornik kontrolny dla krótkofalowca

Każdy krótkofalowiec ma obowiązek zagwarantowania poprawnej technicznie i zrozumiałej emisji ze swojej radiostacji. Dlatego wskazane jest posiadanie dodatkowego odbiornika służącego do podsłuchu własnej emisji podczas wszelkich prób technicznych, takich jak strojenia, pomiary, itp. (podczas prób nadajnik powinien być obciążony sztucznym, niepromieniującym obciążeniem).

Odbiornik kontrolny krótkofalowca może mieć odmienną konstrukcję od stosowanej w odbiornikach służących do pracy na pasmach. W szczególności wymagania co do jego czułości i selektywności mogą być znacznie niższe. Odbiornik może też odbierać tylko jedną lub kilka wybranych częstotliwości. Na Rys. 1 i 2 przedstawiono dwa tego typu odbiorniki. Są to proste synchrodyny służące do odbioru sygnałów CW i SSB. Pierwszy odbiornik odbiera tylko jedną częstotliwość – 14 MHz, drugi n x 3.5 MHz, a więc 3.5 MHz, 7 MHz, 10.5 MHz, 14 MHz, ... W odbiorniku przedstawionym na Rys.2 zastosowano pasywny, pojedynczo zrównoważony mieszacz sterowany z wyjść Q i $\overline{Q}$ przerzutnika cyfrowego. W odbiorniku tym nie należy stosować mieszaczy podwójnie zrównoważonych, w których jak wiadomo tłumione są parzyste produkty przemiany częstotliwości.

Andrzej Kusiak



F - rdzeń "Polfer" U31, RP10x6x3, A_L=11,5

Rys. 1 Odbiornik kontrolny dla krótkofalowca – I wersja



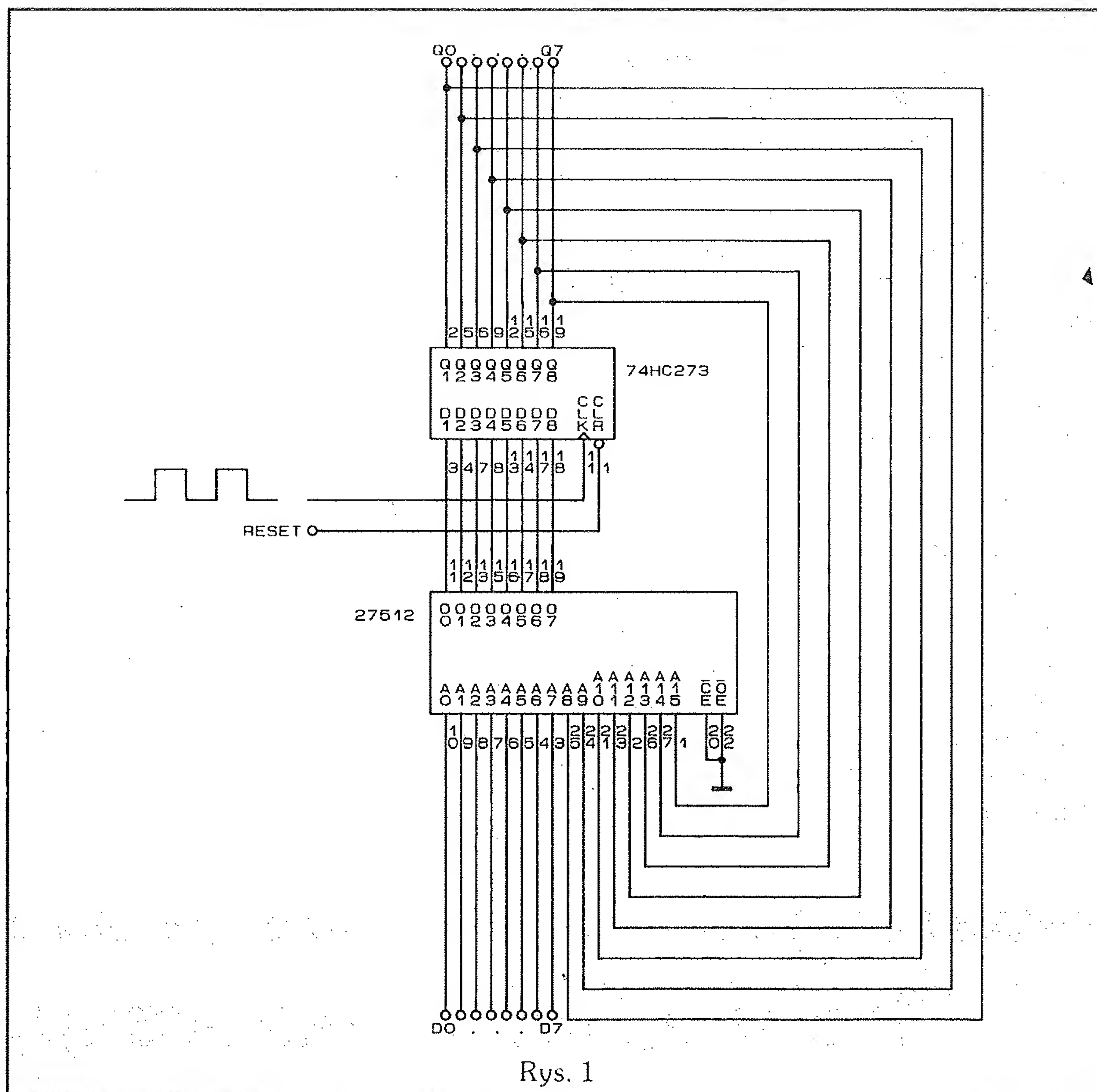
Rys. 2 Odbiornik kontrolny dla krótkofalowca – II wersja

Układ detekcji cyfrowej wartości szczytowej

Obwód z Rys.1 rejestruje najwyższą wartość na wejściu cyfrowym. 8-bit. sygnał wejściowy stanowi młodszy bajt adresu 64kx8 pamięci EPROM 27512. Wyjście pamięci jest składowane w 8-bit. rejestrze 74HC273, którego wyjście z kolei jest starszym bajtem adresu pamięci. Jeżeli EPROM jest tak zaprogramowana, że jej wyjście równa się większemu z dwóch bajtów adresowych, to na wyjściu rejestru będzie największa wartość wejściowa od ostatniego impulsu zerującego. Np. zawartość komórki pamięci o adresie 3221H powinna wynosić 32. Gdy w dowolnym momencie na wejściu pojawi się liczba większa niż przechowywana w rejestrze, sygnał zegarowy wpisze ją do rejestru. Rejestr może być zerowany przez ustawienie sygnału RESET w stan niski. Załączony program w języku C pomaga przygotować dane dla EPROM-u.

na podst. EDN 11/92

Robert Krzysztofek



Rys. 1

```
#include <stdio.h>
long high__byte,low__byte,number;
main(void)
{
  FILE *stream;
  if ((stream = fopen("HIGHEST.DAT","wb")) = = NULL)
  /*open file HIGHEST.DAT
    {
      fprint(stderr,"Cannot open output file.\n");
      return 1;
    }
```

```
for (number = 0; number<65536; number + +)
  {
  high__byte = number/256;
  low__byte = number-high__byte*256;
  if (high__byte>low__byte)
  fwrite(&high__byte,1,1,stream);
  else fwrite(&low__byte, 1, 1, stream);
  }
fclose(stream);
return 0;
}
```

Sygnalizator nadawanie/odbiór

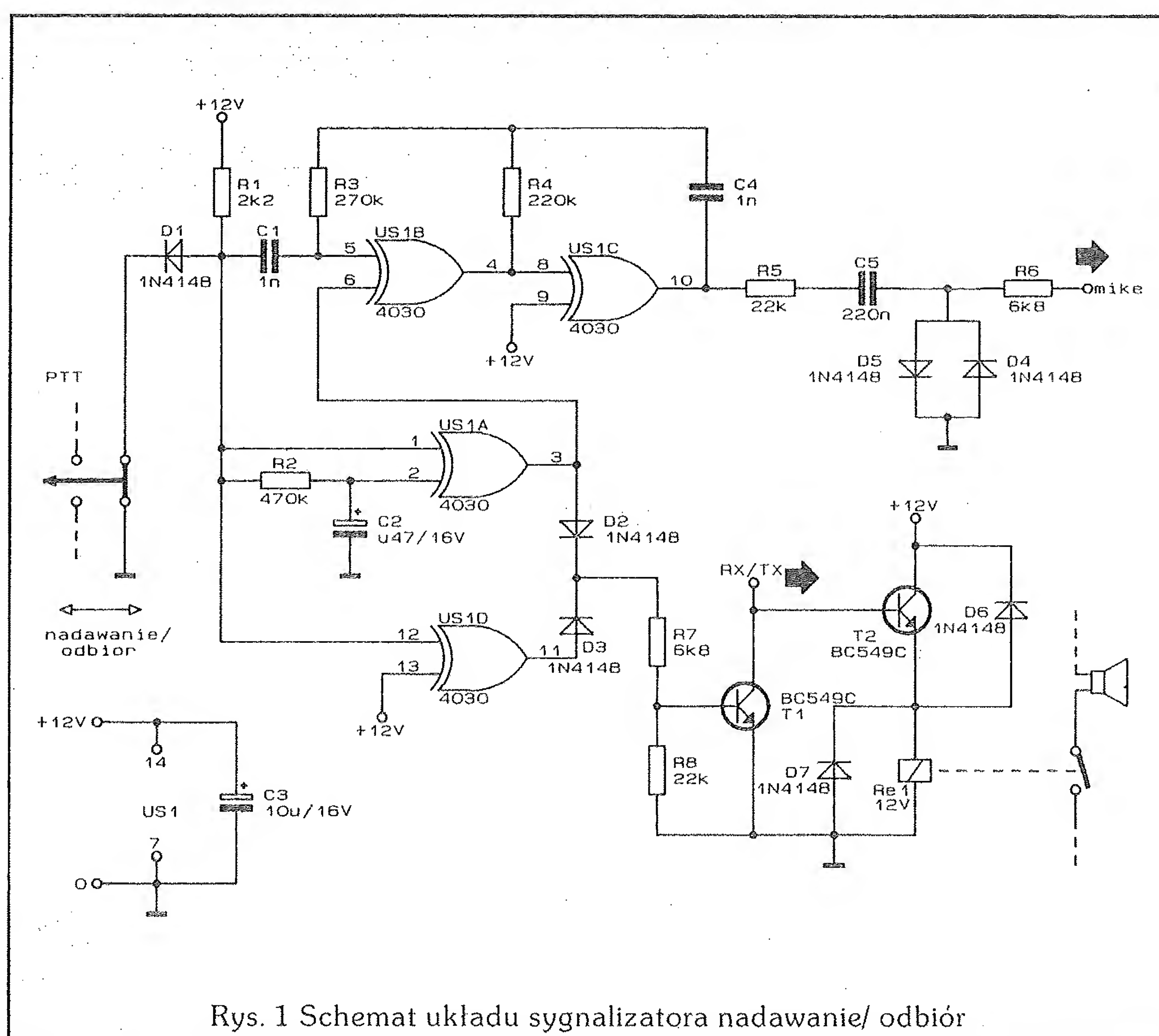
Niektórzy radioamatorzy dbający o elegancję sposobu komunikacji chcieliby na początku i na końcu wiadomości nadawać charakterystyczne sygnały.

Opisany poniżej układ generuje je automatycznie przy każdym naciśnięciu i zwolnieniu przełącznika "nadawanie/odbiór". Są one łatwe do rozpoznania, ponieważ różnią się częstotliwościami.

Bramka XOR, N1, pracuje jako przerzutnik monostabilny, którego wyjście jest w stanie wysokim przez krótką chwilę po pojawieniu

się na jego wejściu narastającego zbocza impulsu (na początku transmisji) lub opadającego zbocza impulsu (na zakończeniu transmisji). Jej wyjście jest dołączone do oscylatora, N2/N3, i do układu realizującego przełączanie nadawanie/odbiór. Gdy nóżka 6-ta bramki N2 jest w stanie wysokim, wówczas funkcjonuje ona jako inwerter i oscylator w momencie przełączania nadawanie/odbiór wytwarza krótki sygnał o częstotliwości bliskiej środka pasma fonicznego. Przesyłany jest on następnie przez ogranicznik D4–D5 do mikrofonu. Obwód ustalający częstotliwość sygnału w zależności od tego czy jest to nadawanie czy odbiór składa się odpowiednio z elementów: C1–D1 lub C1–R1.

W czasie odbioru wyjście rx/tx jest w stanie niskim – powinno być ono dołączone do odpowiedniego wejścia odbiornika. Jednocześnie T2 jest włączony i przez uzwojenie przekaźnika płynie prąd. Przełączane przez niego styki mogą być zatem wykorzystane do, np., odłączania głośnika podczas nadawania.



Rys. 1 Schemat układu sygnalizatora nadawanie/ odbiór

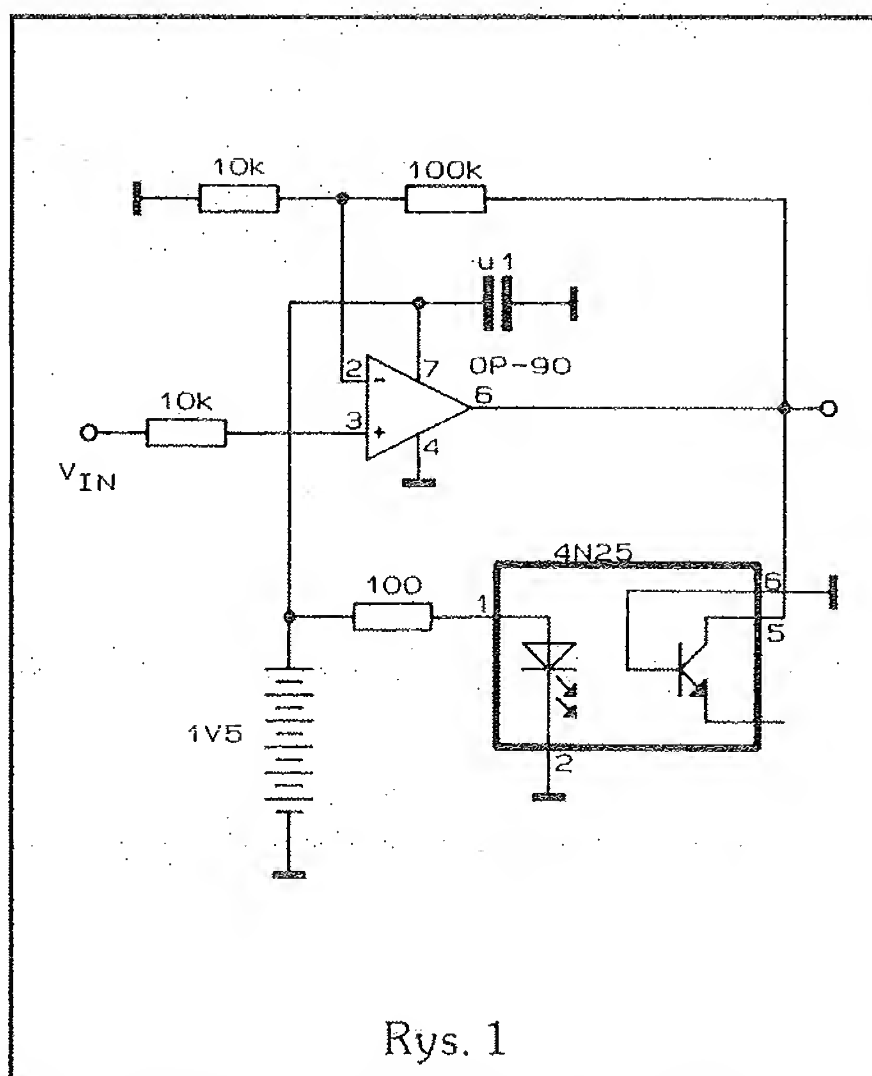
Nie uwzględniając przekaźnika, pobór prądu przez układ jest rzędu 15 [mA].

Opracowano na podstawie Elektor Electronics July/August 1985

Witold Wrotek

Transoptor rozszerzający zakres wzmacniacza operacyjnego

Technika sprzężenia pojemnościowego stosowana w celu uzyskania bipolarnego wyjścia ze wzmacniacza o pojedynczym napięciu zasilającym jest ograniczona, ponieważ nie można uzyskać odpowiedzi układu poniżej napięcia stałego. Obwód z rys.1 umożliwia pracę z ujemnym napięciem wejściowym i otrzymanie na wyjściu napięcia ujemnego do 500mV. Układ ma zastosowanie w buforowaniu niskonapięciowych, wysokoimpedancyjnych przetworników o poziomie odniesienia na masie, takich jak mikrofony z ruchomą cewką i czujniki piezoelektryczne. Wykorzystanie pełnego zakresu wejściowego wzmacniacza jest możliwe dzięki użyciu transoptora przyłączonego do podłoża wzmacniacza. W przypadku transoptora 4N25 i ustawieniu prądu LED na 4mA, złącze B–C dostarcza −500mV na nieobciążonym wyjściu. Impedancja wyjściowa jest rzędu 8,5MΩ. Ponieważ



Rys. 1

całkowity prąd zasilający wzmacniacza wynosi 20μA, jego stopień wyjściowy pracuje w klasie A, dając niski poziom zniekształceń harmonicznych. Wejście i wyjście zastosowanego wzmacniacza operacyjnego musi akceptować napięcia ujemne. Wejście wzmacniacza OP-90 (Burr-Brown) może spaść do −300mV. Całkowity pobierany prąd przez układ jest ok.4mA, głównie z powodu LED. Obniżenie prądu diody zmniejsza zarówno ujemne napięcie wyjściowe jak i zdolności sterownicze wyjścia (tab.1). Obwód może pracować z dowolnym wzmacniaczem (przy warunku jak wyżej) oraz dowolnym transoptorem, w którym detektorem jest tranzystor bipolarny. Wykorzystywany jest kolektor optoizolatora, gdyż emiter charakteryzuje

Tab.1

I_{LED} (mA)	2	4	6	8	10	12	14
$I_{CURRENT\ SOURCE}$ (μA)	8.4	20	37.5	54	69.7	85.8	102.4

się niskim napięciem przebicia względem podłoża.

wg EDN 11/92

Robert Krzysztofek

Regulowany zasilacz stabilizowany

Tym wszystkim, którzy zapoznali się z artykułem ˝Stabilizator z regulowanym napięciem wyjściowym˝ (Nowy Elektronik 4/92), chciałem przedstawić opis poprawnie zaprojektowanego zasilacza stabilizowanego zbudowanego w oparciu o układ scalony μA 723 (UL 7523 N).

Schemat ideowy urządzenia przedstawiony jest na Rys.1.

Napięcie wyjściowe (w zakresie 0...21.5V) ustawiane jest skokowo (przełącznik obrotowy SW5 – skok co 3 V plus zespół niezależnych isostatów SW2...SW4 – skok co 0.5V) oraz płynnie w zakresie 0...1V (potencjometr P1, wyłącznik SW1). Wartość napięcia wyjściowego równa jest sumie nastaw dokonanych na poszczególnych zespołach (przełącznik obrotowy + isostaty + potencjometr). Oś potencjometru P1 warto wyskalować. Takie rozwiązanie pozwala na precyzyjne i powtarzalne ustawianie wartości napięcia wyjściowego bez potrzeby stosowania kosztownego woltomierza. Rezystory w obwodzie regulacji napięcia (R14...R22) powinny być wysokostabilne (AT, RMG) z tolerancją ±1%, w ostateczności dobrane z rezystorów MŁT ±5%.

Maksymalny prąd wyjściowy zasilacza (jest ograniczony wydajnością transformatora i parametrami tranzystora mocy T1) wynosi 1 A. Tranzystory T1, T2 należy umieścić na solidnym radiatorze. Potencjometr P1 – liniowy (A) z wyłącznikiem – 1kΩ/0.25W. W przypadku wzbudzania się stabilizatora (co sprawdzamy przy maksymalnym prądzie wyjściowym) należy zwiększyć wartośc kondensatora C6.

Zastosowano typowy transformator sieciowy typu TS 40/51. Stosując inny transformator należy pamiętać, aby miał on moc rzędu 40...50W i dostarczał z wtórnych uzwojeń:

1. głównego – napięcie 27V przy prądzie obciążenia 1A,
2. pomocniczego – napięcie ok. 7V przy prądzie 50 mA.

Dla tych, którzy nie mieli okazji przeczytać artykułu wspomnianego wyżej – kilka słów komentarza. Zasilacz posiada zabezpieczenie przeciążeniowe z prostokątną charakterystyką. Prąd ograniczenia wynosi ok. 1A, a obliczyć go można za pomocą wzoru:

$$I_{ogr}[A] = 0.6/R_{13}[\Omega]$$

Regulacji końcowej dokonujemy następująco. Do wyjścia zasilacza podłączamy woltomierz. Potencjometr P1 wyłączony (SW1 – zwarty). Za pomocą przełącznika obrotowego i isostatów ustawiamy nominalne napięcie wyjściowe równe 0V. Teraz potencjometrami montażowymi R7, R8 regulujemy tak, aby rzeczywista wartość napięcia wyjściowego była równa nominalnej. Najłatwiej można to zrobić metodą ˝iteracyjną˝. Zaczynamy np. od potencjometru R7, który ustawiamy tak, aby napięcie wyjściowe było jak najbliższe zadanemu. Teraz przechodzimy do R8 i jeszcze bardziej zbliżamy się do zadanej wartości napięcia. Następnie ponownie wracamy do R7, itd. Po zakończeniu regulacji ˝0V˝, ustawiamy nominalne napięcie wyjściowe na wartość 20V. Jeżeli zmierzone napięcie wyjściowe odbiega od zadanego więcej niż 1...2%, należy przeprowadzić kolejną regulację potencjometrami R7, R8 (analogicznie jak dla napięcia 0V). Po zakończeniu regulacji ˝20V˝, sprawdzamy wartość napięcia wyjściowego dla 0V. Generalnie w całej procedurze regulacji chodzi o jednoczesne spełnienie dwóch warunków:

– warunku uzyskania zerowego napięcia wyjściowego:

$$R6 + R7 = R8 + R9,$$

– warunku ˝skali˝, który w naszym konkretnym przykładzie sprowadzić można do postaci:

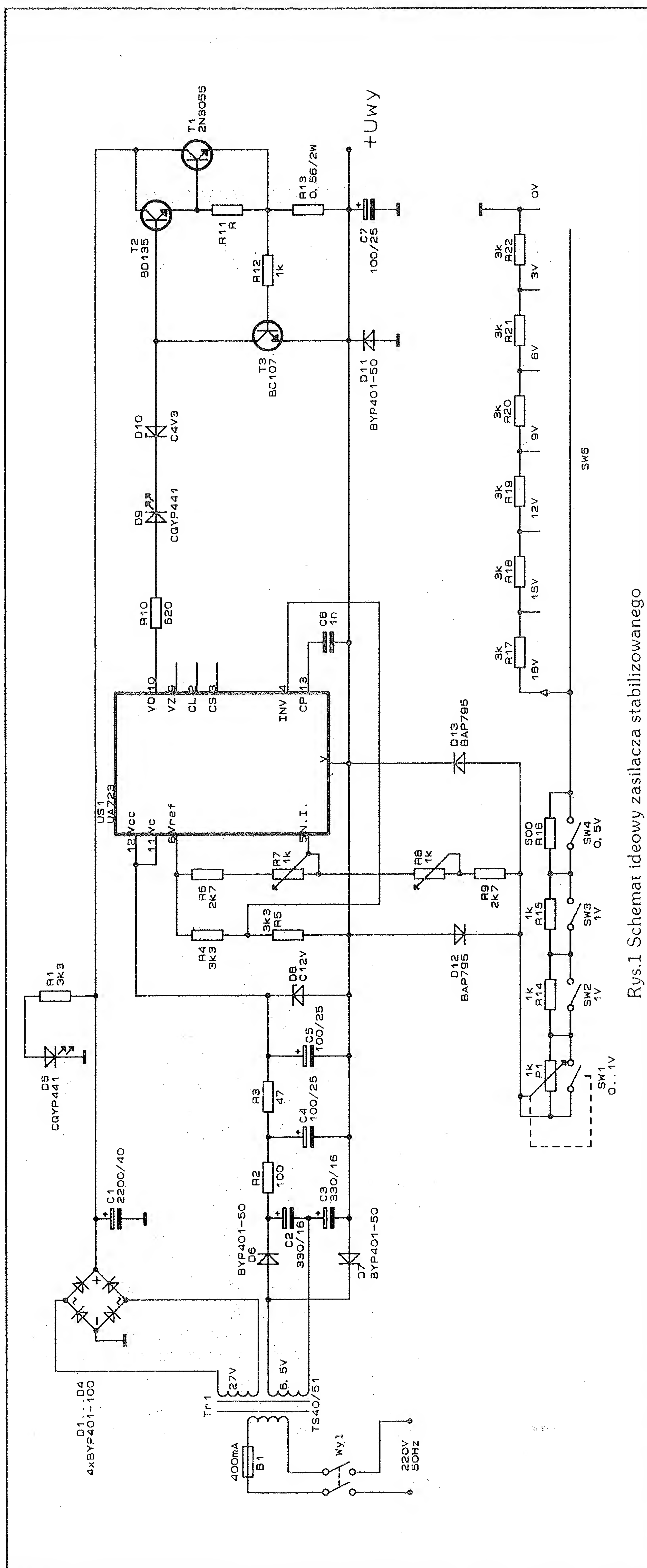
$$U_R[V]/(R6+R7+R8+R9)[k\Omega] = 1mA,$$

gdzie U_R – napięcie referencyjne stabilizatora scalonego μA 723, mierzone między pinami 6 i 7.

ZESTAWIENIE ELEMENTÓW PÓŁPRZEWODNIKOWYCH

1. D1...D4 – BYP401–100
2. D5, D9 – LED czerwona, np. CQYP441
3. D6, D7, D11 – BYP401–50
4. D8 – BZP683–C12
5. D10 – BZP683–C4V3
6. D12, D23 – BAP795, itp.
7. T1 – 2N3055, BDY23, BDP283, BDP285 lub podobny
8. T2 – BD135, BD137, BD139, itp.
9. T3 – BC107, itp.
10. US1 – μA 723, UL7523N lub odpowiednik, w typowej obudowie dwurzędowej DIL–14. W przypadku posiadania stabilizatora w obudowie okrągłej (TO–74), należy uwzględnić inną numerację nóżek (patrz artykuł NE4/92)

Leszek Madeja



Rys.1 Schemat ideowy zasilacza stabilizowanego

Interface

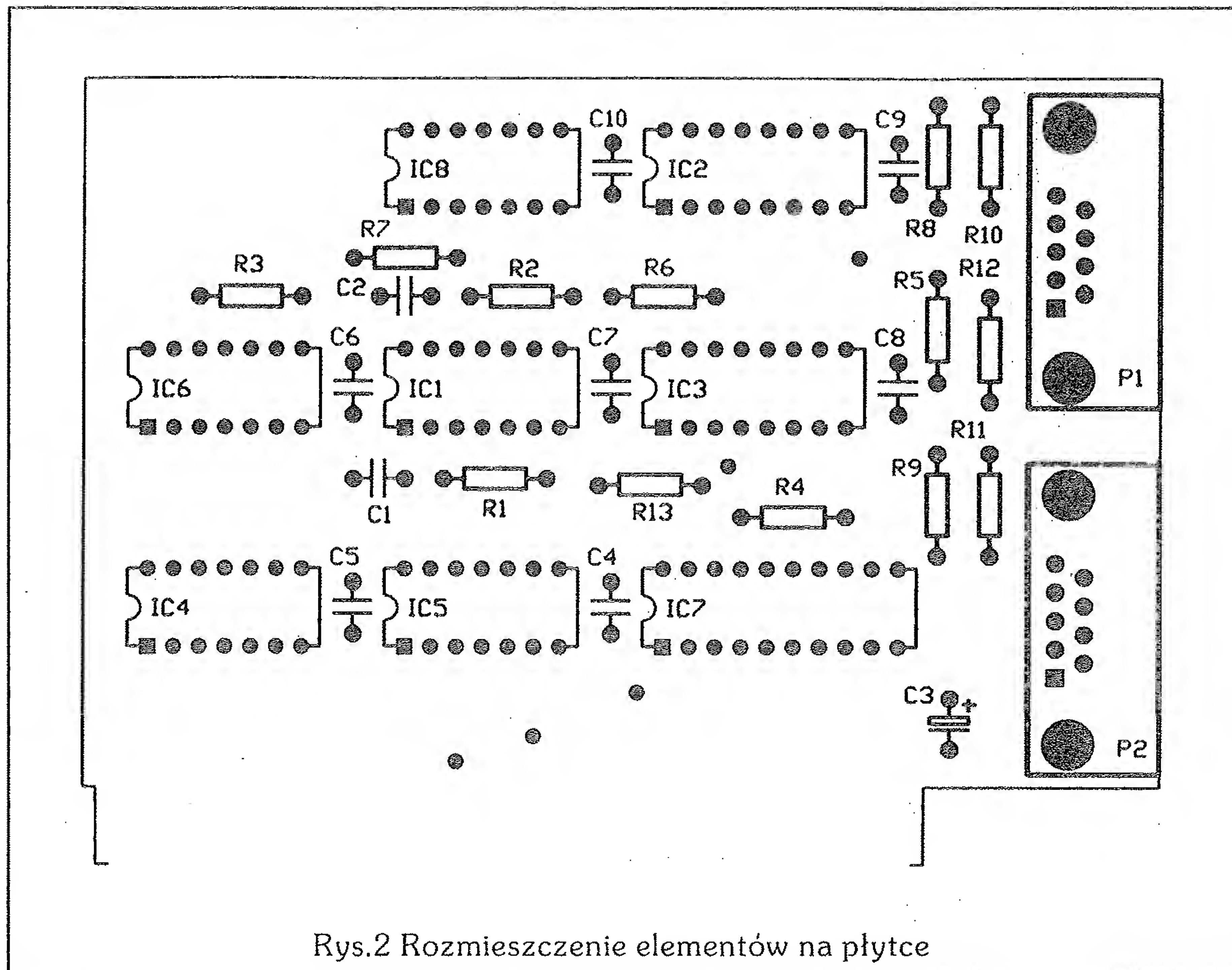
Myślę, że prawie wszyscy, którzy zaczynali zabawę z komputerem od 8-mio bitowca, mogą gdzieś wygrzebać joystick cyfrowy (stykowy). Niestety nie można go w żaden sposób podłączyć do IBM PC. Podczas kilkumiesięcznych prób z joystickiem analogowym, którego interface opisałem w NE 1/93, zauważyłem, że większość programów gier testuje tylko dla obu osi trzy położenia rękojeści – w lewo (w górę), w prawo (w dół) i neutrum. Tych, których nie zachęciłem do zrobienia interface'u joysticka analogowego, namawiam do skonstruowania interface'u joysticka cyfrowego mojego pomysłu (a może ktoś ma inny?). Oczywiście nie można instalować w komputerze opisanych interface'ów analogowego i cyfrowego jednocześnie ze względu na jeden adres wykorzystywany przez komputer do komunikacji z Game Portem.

Opis działania

Uchwyt joysticka cyfrowego połączony jest z czterema mikroprzełącznikami. Kiedy rękojeść znajduje się w neutrum żaden z przełączników nie jest zamknięty. Wychylenie rękojeści w dowolną stronę z neutrum powoduje włączenie jednego lub dwóch przełączników (w wypadku wychylenia uchwytu na ukos). Na rękojeści jest umieszczony – w przeciwieństwie do joysticka analogowego – tylko jeden przycisk strzału ("fire"). Zdarzają się jednak joysticki nawet z kilkoma takimi przyciskami, lecz wewnątrz połączone są one ze sobą równolegle. Joystick cyfrowy różni się również od analogowego wtyczką – joystick cyfrowy ma wtyk z 9-cioma otworami.

Przedstawiony interface joysticka stykowego działa w następujący sposób: dla dwóch z trzech możliwych położeń rączki joysticka (dla obu osi) generowane są impulsy o różnej długości. I tak dla neutrum generowany jest impuls o długości około 1.1ms, a dla wychylenia w prawo (lub w dół dla drugiej

joysticka cyfrowego do IBM PC



Rys.2 Rozmieszczenie elementów na płytce

bratory w układzie IC1. Uniwibrator w IC1A generuje impuls o długości t ≈ 1.1ms a IC1B impuls t ≈ 2.2ms.

Dwa multipleksery w układzie IC2 oraz dwie bramki IC8E i IC8C tworzą układ przełączający impulsy dla manetki jednego joysticka. Taki sam układ przełączający został powtórzony dla drugiego joysticka (układ IC3 oraz bramki IC8B i IC8D). Ponieważ jednak styki w stanie rozwarcia mają wysoką impedancję, konieczne było ich połączenie przez rezystory 10kΩ z zasilaniem, aby wymusić stan ˝H˝ na wejściach bramek. Wyjścia czterech multiplekserów w układach IC2 i IC3 połączone są szyną danych systemu przez bramę trójstanową IC7.

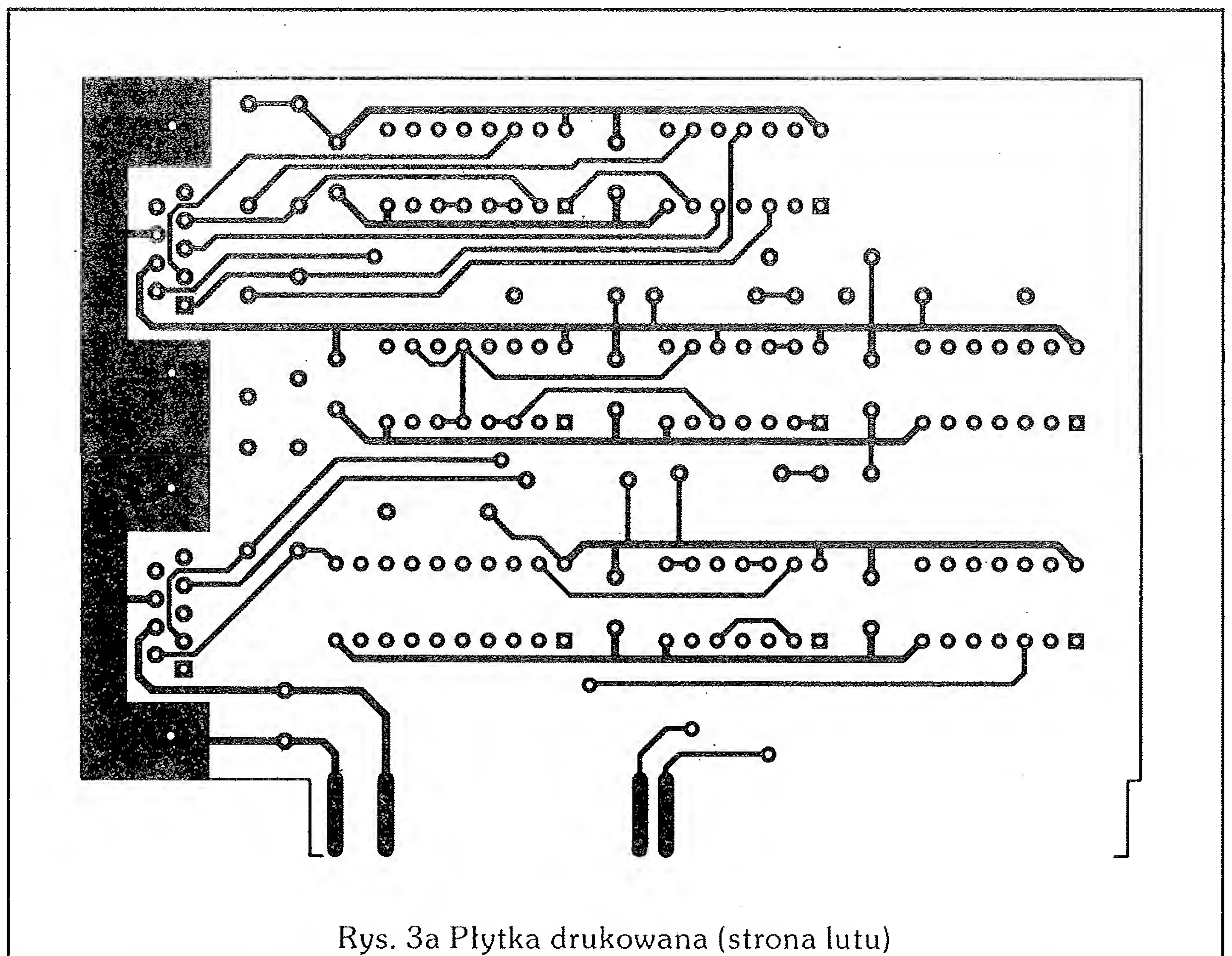
Przyciśnięcie klawisza strzału na rączce joysticka powoduje wy-

osi) impuls o długości około 2.2ms. Natomiast dla wychylenia w lewo (w górę) impuls nie jest generowany.

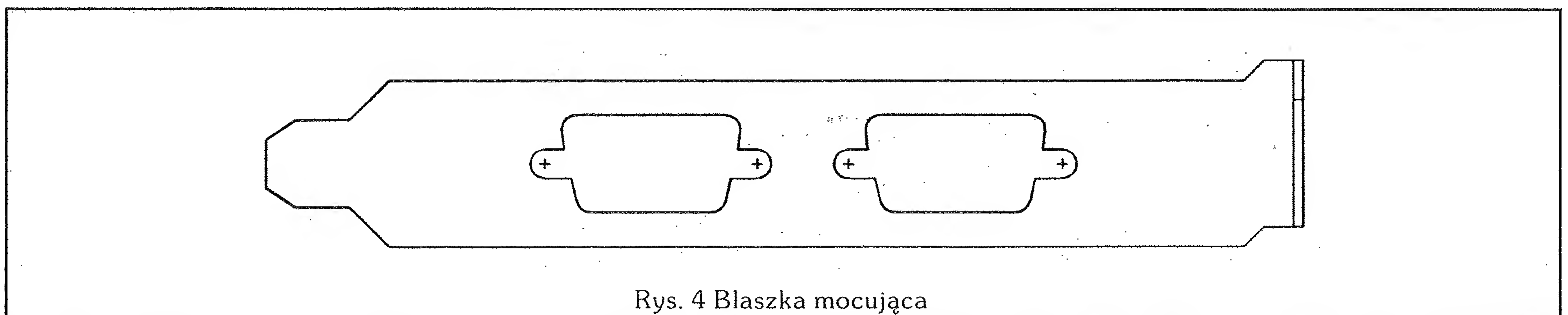
Sposób komunikacji komputera z opisanym dalej interface'm joysticka cyfrowego nie różni się od komunikacji z joystickem analogowym. Zainteresowanych szczegółami konstrukcyjnymi Game Portu odsyłam do już wspomnianego artykułu ze styczniowego numeru ˝Nowego Elektronika˝.

Opis konstrukcji

Na rysunku 1 przedstawiono schemat ideowy interface'u. Dekoder adresu 201h (adres Game Portu) tworzą układy IC4, IC5 i IC6. Zapis do portu joysticka powoduje na wyjściu bramki IC5C powstanie impulsu wyzwalającego dwa uniwi-



Rys. 3a Płytka drukowana (strona lutu)



Rys. 4 Blaszka mocująca

zerowanie dwóch bitów ˝Game Portu˝, co w joysticku analogowym odpowiada jednoczesnemu przyciśnięciu dwu takich klawiszy. Warto dodać, że w większości gier nie ma znaczenia, który z przycisków strzału jest naciśnięty.

Rozmieszczenie elementów na płytce przedstawiono na rys. 2. Tak jak w poprzednio opisywanym interface'ie:

1. wszystkie elementy interface'u joysticka zmontowano na płytce dwustronnie pokrytej miedzią (rys. 3.).
2. otwory i przelotki muszą być metalizowane.
3. nie jest konieczne złocenie złącza krawędziowego.
4. po przycięciu płytki należy z obu stron spiłować pod kątem złącze krawędziowe tak, by swobodnie wsuwało się do gniazda.

Na płytce umieszczono dwa gniazda męskie typu CANNON ˝D-SHELL˝ z dziewięcioma otworami w dwóch rzędach. W standardowej blaszce mocującej wypiłowano dwa otwory (rys. 4.) i przykręcono ją do gniazd w celu sztywnego umocowania płytki do obudowy komputera.

SPIS ELEMENTÓW

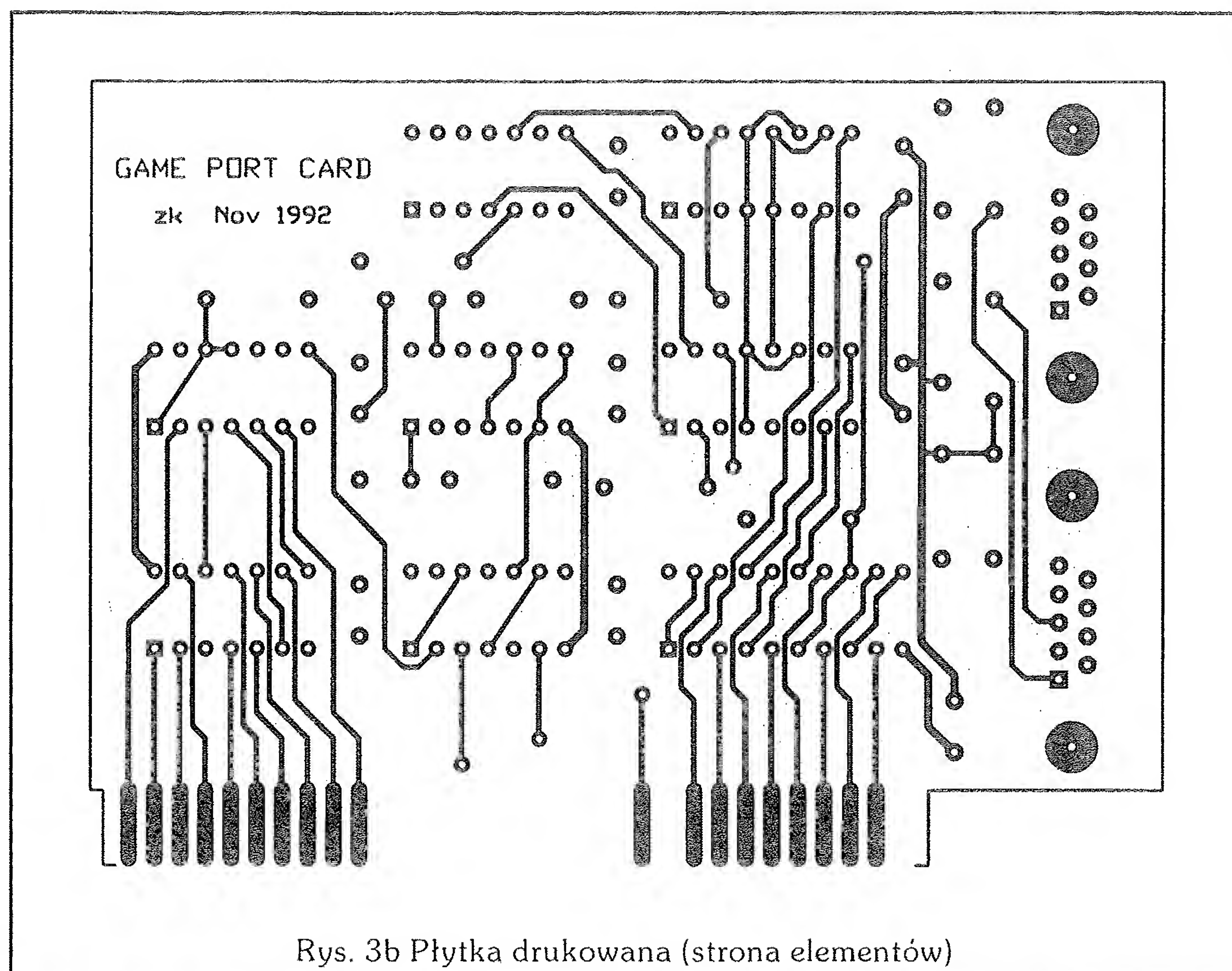
Układy scalone

IC1	LM556
IC2,IC3	SN74153N (UCY74153)
IC4	SN74LS27N
IC5	SN74LS02N
IC6	SN74LS30N
IC7	SN74LS244N
IC8	SN7404N (UCY7404)

Kondensatory

C1,C2	10nF ceramiczny
C3	10μF 10V tantalowy (elektrolityczny)
C4,C5,C6, C7,C8, C9,C10	10..100nF ceramiczny

Rys. 1



Rys. 3b Płytka drukowana (strona elementów)

Rezystory
(wszystkie 0.125W 20% MŁT)

R1	100kΩ
R2	220kΩ
R3	4.7kΩ
R4,R5,R6,R7, R8,R9,R10,R11, R12,R13	10kΩ

Inne

P1,P2	złącza męskie CANNON DB9 (do montażu)

Zbigniew Kurbiel

Niezwykły zegar cyfrowy

Powszechnie wiadomo, że zegary mogą mieć wiele kształtów i wielkości. Prezentowany poniżej ma dość niezwykły sposób podawania wyniku i z pewnością, po starannym wykonaniu, będzie budził sensację.

Jak widać na rysunku Rys. 1, 29 diod LED znajdujących się na płycie czołowej zostało podzielonych na cztery grupy: 12 tworzy wskaźnik godzin, 6 pokazuje dziesiątki minut, 10 pojedyncze minuty, a 1 upływające sekundy.

Odczytu należy dokonywać w następujący sposób: przypuśćmy, że jest godzina 3:45 (przed lub po południu). O tej porze będą świecić następujące diody:
w najwyższym rzędzie trzecia od lewej (godzina 3),
w linijce środkowej ostatnia na prawo (50 minut),
w niższej piąta od lewej (4 minuty).

Wynik uzyskujemy przez zsumowanie wartości wskazywanych przez kolejne rządki.

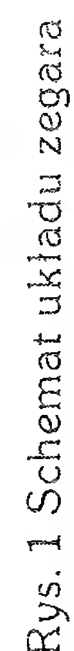
Opis układu

Zegar składa się z trzech zasadniczych bloków: licznika, regulacji i wskaźnika. Łatwo można je odnaleźć na schemacie (Rys. 2). Przebieg o częstotliwości sieci jest podawany z zasilacza, przez rezystor R1, do wejścia zegarowego licznika US1, który dzieli go przez 50. Na wyjściu Q2B pojawiają się impulsy sekundowe.

Drugi licznik, US4, pracuje jako dzielnik przez 60 i wytwarza impulsy minutowe, tzn. prostokątny sygnał o okresie równym jednej minucie. Przez bramkę XOR, N1, przechodzą one na wejście zegarowe (ozn. CLK) licznika dziesiętnego 4017, US3. Dziesięć diod LED , D1–D10, dołączonych do jego wyjścia pokazuje minuty. Gdy US3 zliczy do dziesięciu, na jego wyjściu przeniesienia (ozn. CO) pojawi się stan wysoki. Impuls ten, po przejściu przez bramkę XOR, N2, pojawia się na wejściu zegarowym układu 4017, US5. Ten licznik dekadowy zlicza do 6 i steruje wskaźnik dziesiątek minut, D11–D16.

Gdy wyjście Q6 układu US5 znajdzie się w stanie wysokim, wyzeruje on sam siebie (impuls za pośrednictwem diody D32 dotrze do wejścia RST). Zdarza się to po minięciu 6 okresów 10 minutowych. Impulsy godzinowe są podawane do trzeciego licznika 4017, US7, przez bramkę XOR (N3) i przerzutniki bistabilne FF1 oraz FF2. Ponieważ żądamy zliczania modulo 12, (12 godzin), zatem impulsy godzinowe nie mogą być podawane bezpośrednio do 4017, który jest w stanie zliczać tylko do dziesięciu. Pierwszy przerzutnik bistabilny (FF1) dzieli impulsy godzinowe przez dwa i dzięki temu licznik jest inkrementowany co dwie godziny, a nie co godzinę.

Cykl 12 godzinny jest uzyskiwany przez resetowanie licznika w momencie, gdy następuje zliczenie do 6 (połączenie Q6–RST, czyli nóżki 5 i 15 układu US7). Wyjścia Q i $\overline{Q}$ przerzutnika bistabilnego FF1 są wykorzystane do sterowania tranzystorów załączających dwie grupy diod LED, dołączonych do wyjść układu US7. Pierwszy impuls



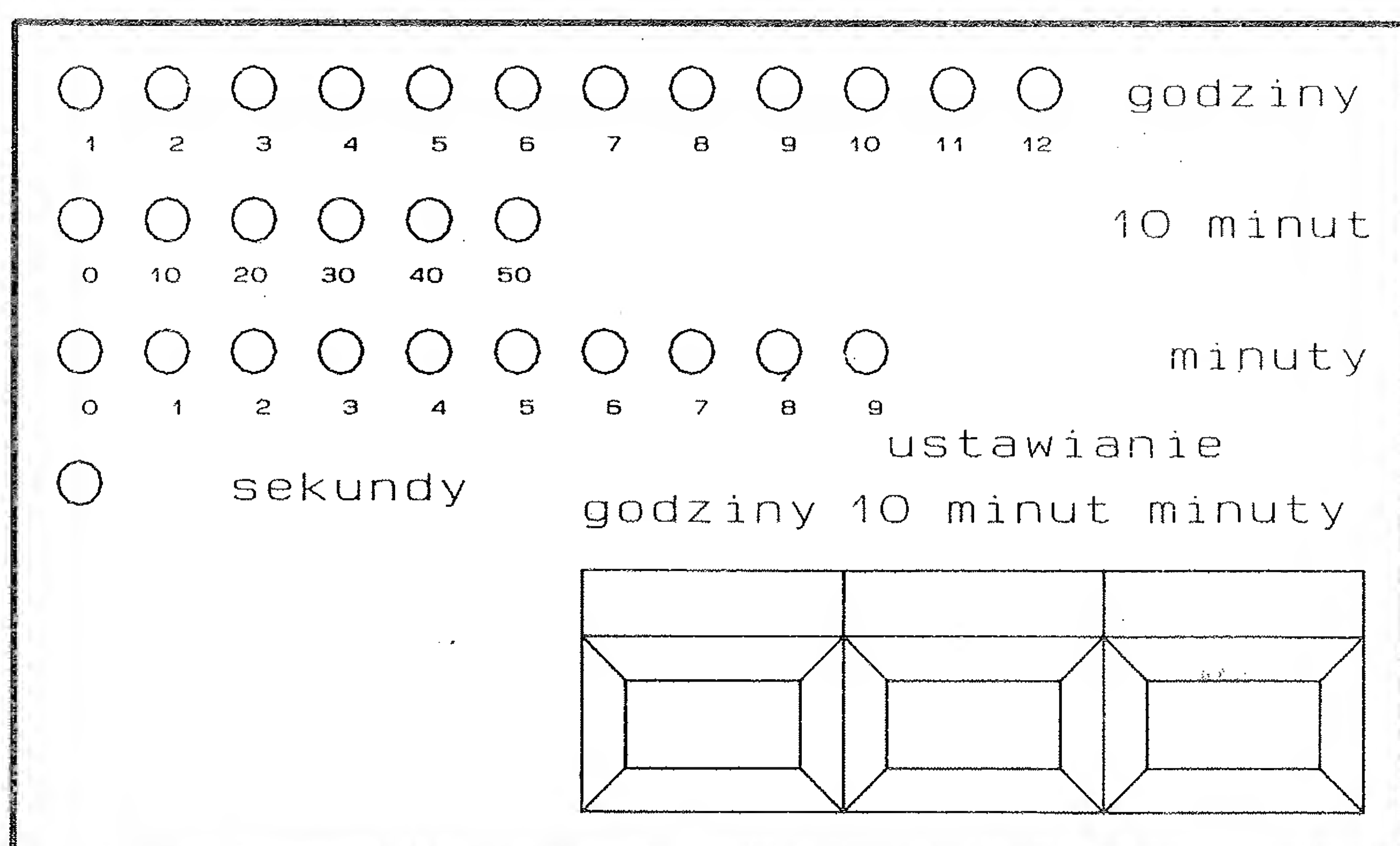
Rys. 1 Schemat układu zegara

ciąg dalszy na str. 21

ciąg dalszy ze str. 16

podany na wejście zegarowe, CLK,ustawia układ FF1 i na jego wyjściu Q pojawia się stan wysoki. Powoduje to włączenie tranzystora T2 i świecenie diod D23–D28. Zmian ze stanu niskiego na wysoki na wyjściu Q układu FF1 ustawia drugi przerzutnik bistabilny, FF2. Impuls z jego wyjścia Q wchodzi na wejście zegarowe układu US7 w sytuacji, gdy T1 jest wyłączony (ponieważ wyjście $\overline{Q}$ jest w stanie niskim). Przy następnym impulsie

Rys. 2 Przykładowa postać płytki drukowanej



Rys. 3 Proponowany wygląd płyty czołowej

zegarowym, oba przerzutniki bistabilne są taktowane przez przebieg wyjściowy z bramki N3. W rezultacie T1 zaczyna przewodzić, a diody D17–D22 świecić. Druga grupa diod LED, D23–D28, jest wyłączona przez tranzystor T2.

Chociaż licznik US7 jest inkrementowany co dwie godziny, to wskaźnik LED zmienia swój stan co godzinę.

Ręczne ustawianie zegara jest realizowane przez podawanie dodatkowych impulsów na wejścia: minut i godzin. Do tego celu, służą wyłączniki przyciskowe: S1, S2 i S3 oraz bramki: N1, N2, N3. Włączniki przyciskowe są dołączone do układów R–C zabezpieczających przed

powstawaniem oscylacji w układzie podczas manipulowania nimi.

Gdyby układ pozbawiony był obwodu zerującego, wówczas liczniki dekadowe, US5 i US7, w momencie włączenia zegara mogłyby ustawić się na wartość przypadkową, większą od 6. W takim wypadku diody LED nie świeciłyby. Mogłoby się wydawać, że zegar, mimo podania zasilania,nie pracuje. Chcąc tego uniknąć, na bazie bramki N4 zbudowano układ generujący wyraźny impuls zerujący, który w momencie włączenia zegara ustawia go na godzinie 0.00.

Zasilacz układu wykonany jest przy wykorzystaniu układu 7810 (US8). Napięcie czerpane jest z uzwojenia wtórnego, 12 [V], transformatora.

Spis elementów

Rezystory:

R1,R18	18k
R2,R5,R6	1M
R3,R4,R8,R14,R15	390
R7,R13	100k
R9	12k
R10	8k2
R11	47k
R12	120k
R16,R17	27k

Kondensatory:

C1	47nF
C2,C3,C4,C7, C10,C11,C12	100nF
C5	2nF2
C6	220μF/25V
C8	100μF/16V
C9	10μF/16V

Półprzewodniki:

D1–D29	LED
D30,D35–D38	1N4001
D31–D34	1N4148
T1,T2	BC547
US1,US4	4566
US2	4070
US3,US5,US7	4017
US6	4013
US8	7810

Inne:

S1,S2,S3	Wyłączniki przyciskowe

Opracowano na podstawie "Elektor Electronics" July/August 1991.

Witold Wrotek

Pierwiastkujący układ ADC/DAC

Umieszczenie szeregowo sprzężonych 12–bit. konwerterów A/C i C/A w pętli sprzężenia zwrotnego wzmacniacza operacyjnego daje układ (Rys.1), który generuje analogowy (V_{OUT}) lub cyfrowy (wyjście przetwornika A/C) sygnał proporcjonalny do pierwiastka kwadratowego z napięcia wejściowego (za-

Rys. 1

kres V_{IN} 0 do −5V). Dla napięć wejściowych z przedziału −5mV do −5V dokładność jest lepsza niż 0,1%.

Przetwornik C/A wytwarza prąd, który reprezentuje iloczyn stosowanego kodu cyfrowego i napięcia odniesienia:

$$I_{DAC} = V_{REF}/R \times D,$$

gdzie D równa się wejściowemu kodowi podzielonemu przez 2^N, R jest rezystancją równoważną wewnętrznej drabinki rezystorowej R−2R, N jest rozdzielczością przetwornika w bitach. Ponieważ $V_{REF}=V_{OUT}$ przez bezpośrednie połączenie, a D w przybliżeniu wynosi $V_{OUT}/5V$, to po podstawieniu otrzyma się $I_{DAC} \approx V_{OUT}^2/5R$. Jednocześnie sprzężenie zwrotne wymusza w węźle sumującym wzmacniacza (pin 2) zero woltów. Stąd prąd przetwornika C/A równa się prądowi wejściowemu, $-V_{IN}/R$. Więc $-V_{IN}/R \approx V_{OUT}^2/5R$. Ostatecznie

$$V_{OUT} \approx \sqrt{5} \times \sqrt{-V_{IN}}$$

Czynnik $\sqrt{5}$ jest związany z poziomem pełnej skali przetwornika A/C 5V i wpływa na wyjście w sposób pokazany w tabeli:

V_{IN}	V_{OUT}
−5.000	5.000
−1.250	2.500
−0.050	0.500
−0.0005	0.050

US_{1A} tworzy 1−MHz oscylator, który taktuje oba przetworniki. ADC jest skonfigurowany do samodzielnego startu i ciągłego przetwarzania. Wyjście CONVST (pin 7) przechodzi do stanu wysokiego po każdej konwersji, co powoduje generację sygnału $\overline{LOAD}$ na wyjściu US_{1D}. R1 umożliwia ustawianie pełnej skali przetwornika, a R2 − regulację niezrównoważenia wzmacniacza, w celu polepszenia dokładności wyjściowej w przypadku napięć wejściowych z zakresu 0 do −100mV. W celu kalibracji obwodu należy użyć V_{IN} = −5V i ustawić R1 tak, by na wyjściu było 5V. Następnie przy V_{IN}= −0,5mV ustawić R2 tak, aby na wyjściu było 50mV.

wg EDN 9/92

Robert Krzysztofek

Mikroprocesorowy zegar sterownik cz.I

Zegar został wykonany w oparciu o 8 bitowy mikroprocesor jednoukładowy 80C51. Program obsługi został umieszczony w zewnętrznej pamięci EPROM. Dzięki temu procesorowi zawierającemu 128 bajtów pamięci RAM uzyskano możliwość zaprogramowania 16 czasów oraz sterowania czterema urządzeniami.

Zegar posiada następujące możliwości:

a) wskazywanie czasu bieżącego godziny−minuty−sekundy na wyświetlaczu sześciosegmentowym, sekundy są wyświetlane na małym wyświetlaczu
b) wskazywanie daty: miesiąc, dzień miesiąca i dzień tygodnia. Zegar posiada stuletni kalendarz umożliwiający automatyczne ustawienie dnia tygodnia na podstawie daty. Zostały uwzględnione lata przestępne.
c) wskazywanie roku, bardzo przydatna funkcja w czasie nocy sylwestrowej
d) cztery załączane niezależnie przekaźniki z możliwością ustawienia do 16 czasów załączeń na wszystkie przekaźniki, np. 10 czasów na pierwszy, 3 na drugi i 3 na trzeci, a na czwarty 0. Rozdysponowanie ilości czasów na poszczególne przekaźniki jest dowolne. Warunek jest jeden, suma nie może być większa od 16
e) każde załączenie może być ustawione na codziennie, w wybranym dniu tygodnia lub w wybranym dniu miesiąca
f) maksymalny czas załączenia przekaźników 7h 59m
g) szybkie włączanie przekaźnika pierwszego na zaprogramowany wcześniej czas
h) każdemu załączeniu przekaźnika może towarzyszyć melodyjka, której czas trwania wynosi 4 minuty (czas ten można zmienić wpisując inną liczbę w odpowiednią komórkę epromu . Melodyjka zależy od dnia w tygodniu.
i) łatwe ustawianie czasu dzięki możliwości ustawiania w przód jak i w tył. Jeden przycisk zwiększa nastawy np. minut, a drugi zmniejsza.

Programowanie i obsługa zegara odbywa się za pomocą sześciu przycisków, z których cztery są zgrupowane na płycie czołowej, a pozostałe dwa, ze względu na specyfikę spełnianych funkcji, wyłączanie melodyjki i włączanie przekaźnika1, należy umieścić w dogodnym miejscu (tak, aby obudzony człowiek mógł z łatwością wyłączyć alarm).

Opis konstrukcji elektrycznej zegara

Schemat elektryczny zegara został przedstawiony na rys.1 (jednostka centralna) i rys.2 (zespół wyswietlaczy i klawiatura). Jednostkę centralną zegara stanowi mikrokomputer jednoukładowy 80C51 wraz z niezbędnymi elementami zewnętrznymi. Układ 80C51 zawiera 8 bitową jednostkę centralną, dwa 16 bitowe timery, interfejs szeregowy, dwa wejścia przerwań, 128 bajtów pamięci RAM. Procesor jest taktowany zegarem 3 Mhz, co daje 4μs cykl magistrali. Procesor posiada multipleksowaną szynę adres/dane. Opadające zbocze sygnału ALE powoduje zatrzaśnięcie ośmiu młodszych adresów A0 − A7 w zewnętrznym rejestrze 'latch'. Program obsługi zegara został umieszczony w zewnętrznej pamię-

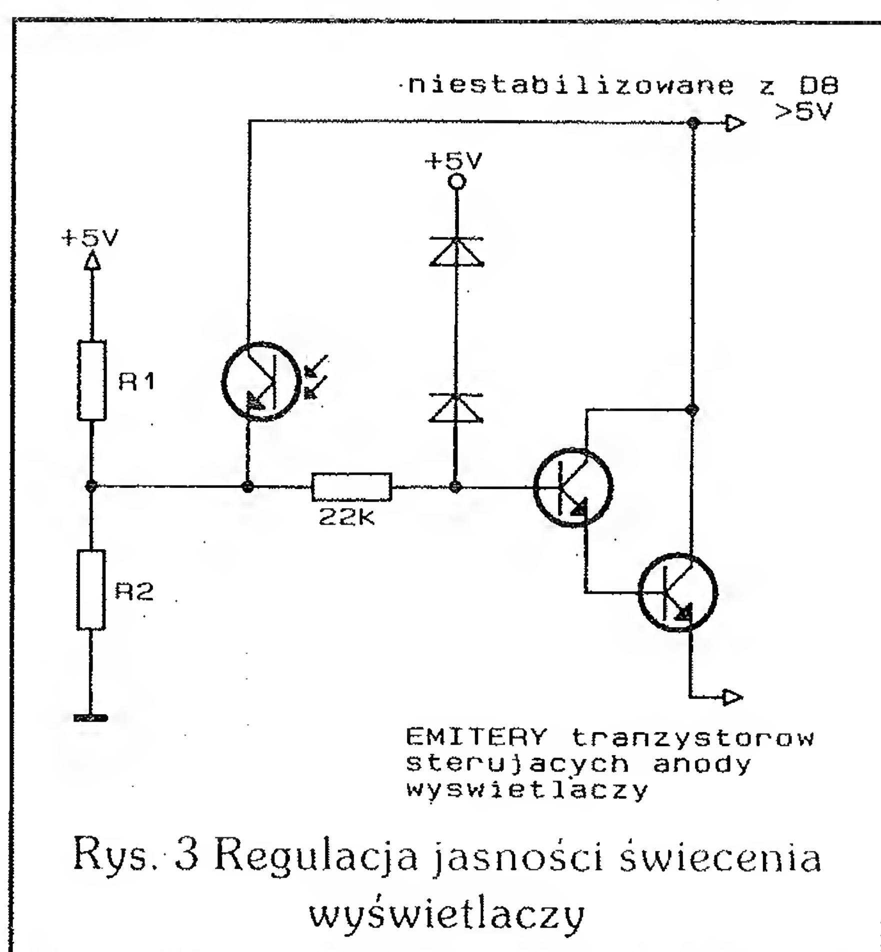
Rys. 1

ci EPROM o pojemności 8Kb 27C64. Pamięć programu jest uaktywniana sygnałem PSEN. Zastosowanie procesora, bufora adresowego, epromu w wersji CMOS oraz kwarcu 3Mhz powoduje, że pobór prądu przez jednostkę centralną nie przekracza 5mA.

W zegarze zastosowano układ wyświetlania sekwencyjnego. Polega ono na kolejnym sterowaniu wyświetlaczy. Najpierw zapisywane są dziesiątki minut do bufora U4 , a następnie jest wystawiane zero na porcie P1.0 tak, że świecą dziesiątki minut, po chwili czasu port P1.0 przyjmuje wartość 1 i w tym czasie następuje zapisanie danych do bufora segmentów. Są to jednostki minut. Teraz można uaktywnić zero na porcie P1.1. Cały proces powtarza się cyklicznie. Dzieje się to bardzo szybko z częstotliwością ok 100 Hz. Dzięki bezwładności oka ludzkiego nie widać migotania wyświetlaczy. Jednocześnie sygnał z portu P1 można wykorzystać do skanowania klawiatury. Port P1 steruje poprzez tranzystory PNP anodami wyświetlaczy. Zastosowano tranzystory PNP, ponieważ do portu P1 może wpłynąć kilka miliamperów prądu, a wypłynąć zaledwie kilkanaście mikroamperów. Dzięki wyświetlaniu multipleksowanemu liczba połączeń między płytką procesora, a płytką wyświetlacza została zredukowana do 18. Bufor segmentów został umieszczony w przestrzeni adresowej danych mikrokontrolera. Zapis informacji do tego bufora jest inicjowany sygnałem WR procesora.

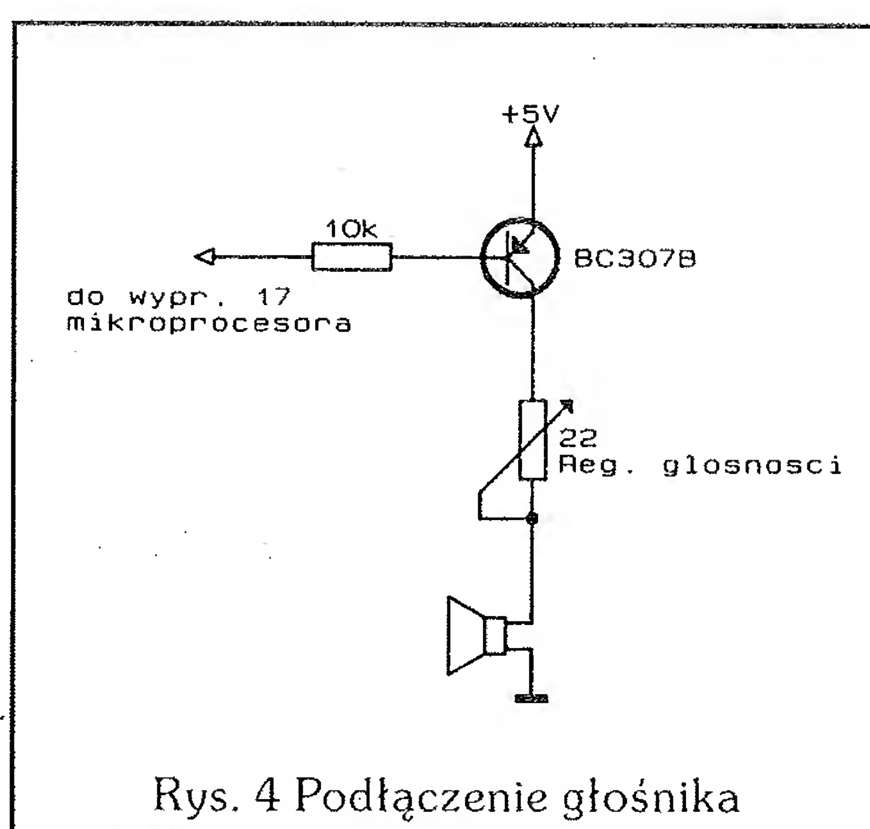
Klawiatura zegara składa się z sześciu monostabilnych przełączników. Cztery umieszczone na płytce wyświetlaczy są mikroswitchami, a pozostałe dwa monostabilnymi isostatami. Stan przycisków jest przepatrywany cyklicznie razem z wyświetlaniem przez procedurę Dysplay. W czasie, gdy jest zero na porcie P1.5 sprawdzane jest, czy na wejściu T0 jest też zero. Gdy, tak jest, to znaczy, że został wciśnięty przycisk P1. Jeśli zero na T0 pojawi się w czasie, gdy zero jest na porcie P1.4, to

Rys. 2



Rys. 3 Regulacja jasności świecenia wyświetlaczy

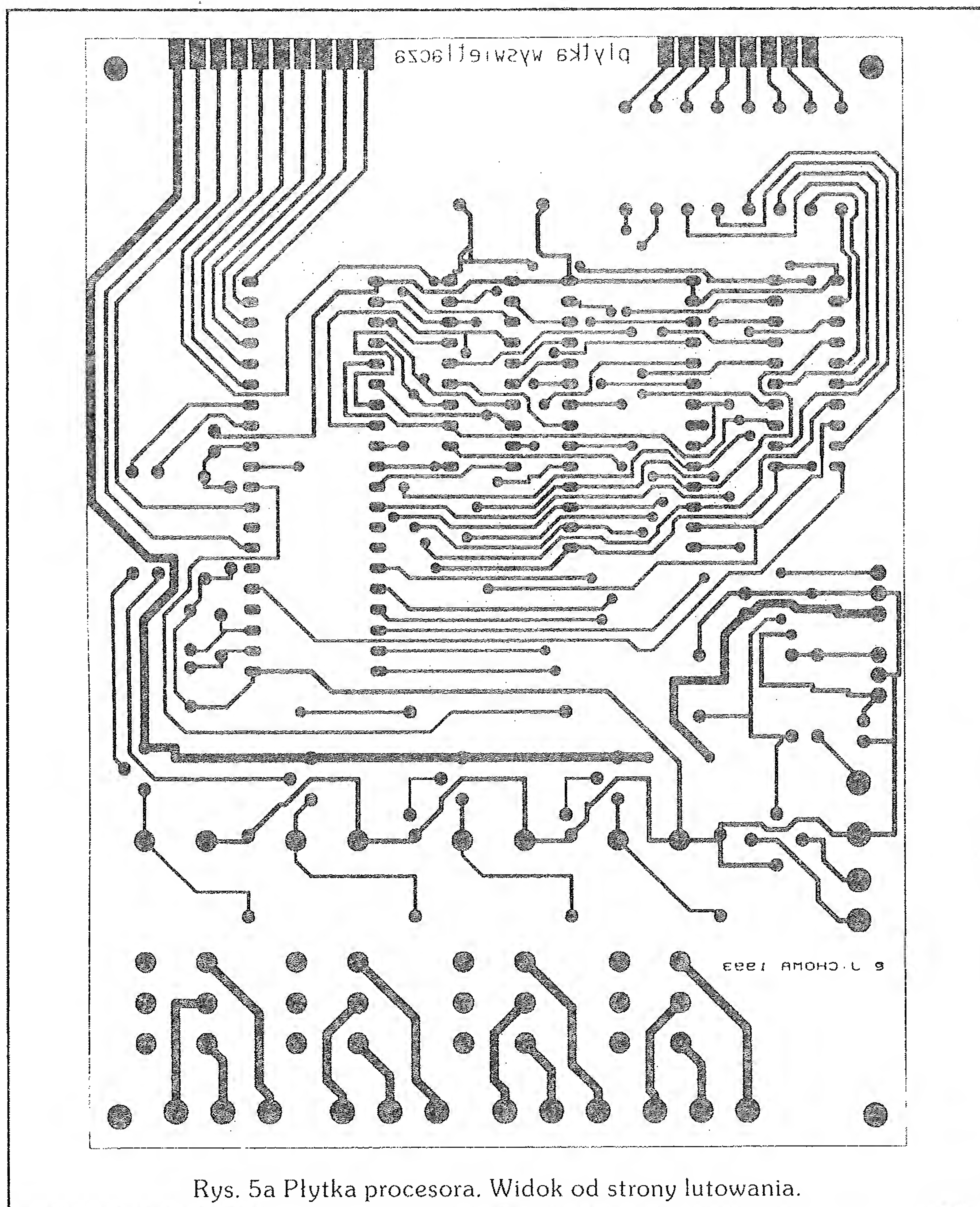
znaczy, że naciśnięto przycisk P2. W ten sposób mikrokontroler dowiaduje się o wciśniętych przyciskach. Diody podłączone do przycisków zapobiegają zwieraniu anod wyświetlaczy w wypadku naciśnięcia dwóch przycisków, a takie kombinacje są także wykorzystywane



Rys. 4 Podłączenie głośnika

przez program. Obsługa dwóch przycisków przebiega w odmienny sposób. Są to przyciski S1 i S2. Zostały one podłączone na wejście przerwań mikrokomputera. W ten sposób naciśnięcie któregokolwiek wywołuje przerwanie. W procedurze obsługi przerwania jest sprawdzane, na jakim porcie jest stan zera. W ten sposób można odróżnić jaki został naciśnięty przycisk. Obsługa tych dwóch przycisków została w ten sposób zrealizowana z bardzo prostego powodu. Powodem tym jest spełniana funkcja.

Jeden wyłącza alarm, a drugi załącza przkaźnik 1. Funkcje te są zawsze te same. Cztery mikroswitche spełniają różne funkcje w zależności od trybów pracy zegara. Np. naciskanie P4 powoduje cykliczne przechodzenie do wyświetlania daty, roku , czasu, daty... itd, jeśli zegar znajduje się w trybie ustawiania, to P4 powoduje zwiększanie minut, godzin , itd. lub zerowanie sekund. Funkcja przycisku P4 jest zmienna, zależna od trybu pracy zegara. Natomiast przyciski S1 i S2 mają funkcję niezmienną i dlatego łatwiej jest umieścić obsługę ich w jednym miejscu, w procedurze przerwania INT1.



Rys. 5a Płytka procesora. Widok od strony lutowania.

Układ sterowania urządzeniami zewnętrznymi

Zegar umożliwia podłączenie czterech przekaźników o napięciu znamionowym cewki 5V i prądzie 100mA. Przekaźniki są typu RM 81P. Obciążalność styków wynosi 16A. Głośnik jest podłączony przez tranzystor PNP do portu P3.7 procesora. W stanie nieaktywnym na porcie P3.7 utrzymuje się stan wysoki.

Przekaźnik P1 może być dodatkowo włączany przez isostat P5 na ustawiony wcześniej czas. Autor sterował nim bojler 5l. Czasy zostały tak zaprogramowane, aby bojler włączał się o 7:00 rano i grzał przez 17 minut.

Czas ten wystarczał do zagrzania wody. Podobnie wieczorem bojler włączał się o 22:00 i grzał przez 17 minut. W ten sposób woda ciepła zawsze jest na czas, a jednocześnie w nocy bojler niepotrzebnie nie grzeje. Czasami w dzień potrzeba ciepłej wody, ale o różnych porach. Do tego właśnie służy przycisk S1. Naciśnięcie go powoduje włączenie bojlera na 17 minut. Gdyby go nie było, to aby włączyć bojler należałoby przejść całą procedurę ustawiania alarmów, która nie jest prosta.

Układ regulacji świecenia wskaźników

Pierwotnie układ miał być wykonany w oparciu o multiwibrator monostabilny.

Przerwanie wywoływane przez multiwibrator powoduje wygaszenie wyświetlacza. Im jest ciemniejsze oświetlenie, tym czas świecenia będzie krótszy. Taka regulacja poprzez zmianę współczynnika wypełnienia oszczędza prąd pobierany ze zródła zasilania. W praktyce okazało się, że jasność świecenia wyświetlaczy małych i dużych przy tym samym prądzie nie jest jednakowa. Spowodowało to konieczność zmienienia procedury Dysplay. Duże wyświetlacze są aktywne przez 250 jednostek czasu, a małe przez 80 jednostek. Przy takim stosunku czasu świecenia małych do dużych wyświetlaczy, jasność świecenia wszystkich sześciu jest taka sama. Taka realizacja utrudnia przerwaniowe regulowanie jasności. Dlatego zastosowano układ z rys.3. Napięcie zasilające wyświetlacze zależy od jasności oświetlenia dzięki fototranzystorowi.

Zasilacz

Zasilacz wymaga doprowadzenia napięcia zmiennego o wartości ok 7V, i prądzie ok. 0.5A, cztery przekaźniki pobierają 400mA. Zasilacz dostarcza dwóch napięć o takiej samej wartości. Napięcie $V_{cc}1$ zasila tylko wyświetlacze i nie jest buforowane tzn., że występuje ono tylko, gdy jest napięcie sieciowe. Napięcie V_{cc} zasila wszystkie układy scalone zegara, i aby nie nastąpiło przerwanie odmierzania czasu w razie zaniku napięcia sieci należy je buforować. W razie zaniku napięcia z sieci zegar pracuje na podtrzymaniu bateryjnym. Bateria podłączona jest do zacisków A14 i A15.

Napięcie jakie ma bateria powinno być niższe od napięcia, jakie występuje na końcówce 1 U5 przy zasilaniu sieciowym. Wtedy dioda D7 nie będzie przewodzić i nie nastąpi rozładowanie baterii.Przy zasilaniu zegara z napięcia zmiennego 7V bateria powinna mieć napięcie 6V, cztery ''paluszki''. Napięcie zasilające przy zaniku napięcia zasilania nie będzie równe 5V ze względu na spadek napięcia na stabilizatorze i diodzie D7. W praktyce napięcie wyniesie ok 4.5V. Przy takim napięciu nie stwierdzono złego funkcjonowania procesora. Ponieważ wszystkie układy są w wersji CMOS i procesor jest taktowany zegarem 3Mhz, to całkowity pobór prądu przy zasilaniu z baterii wynosi 5mA.

Montaż i uruchomienie

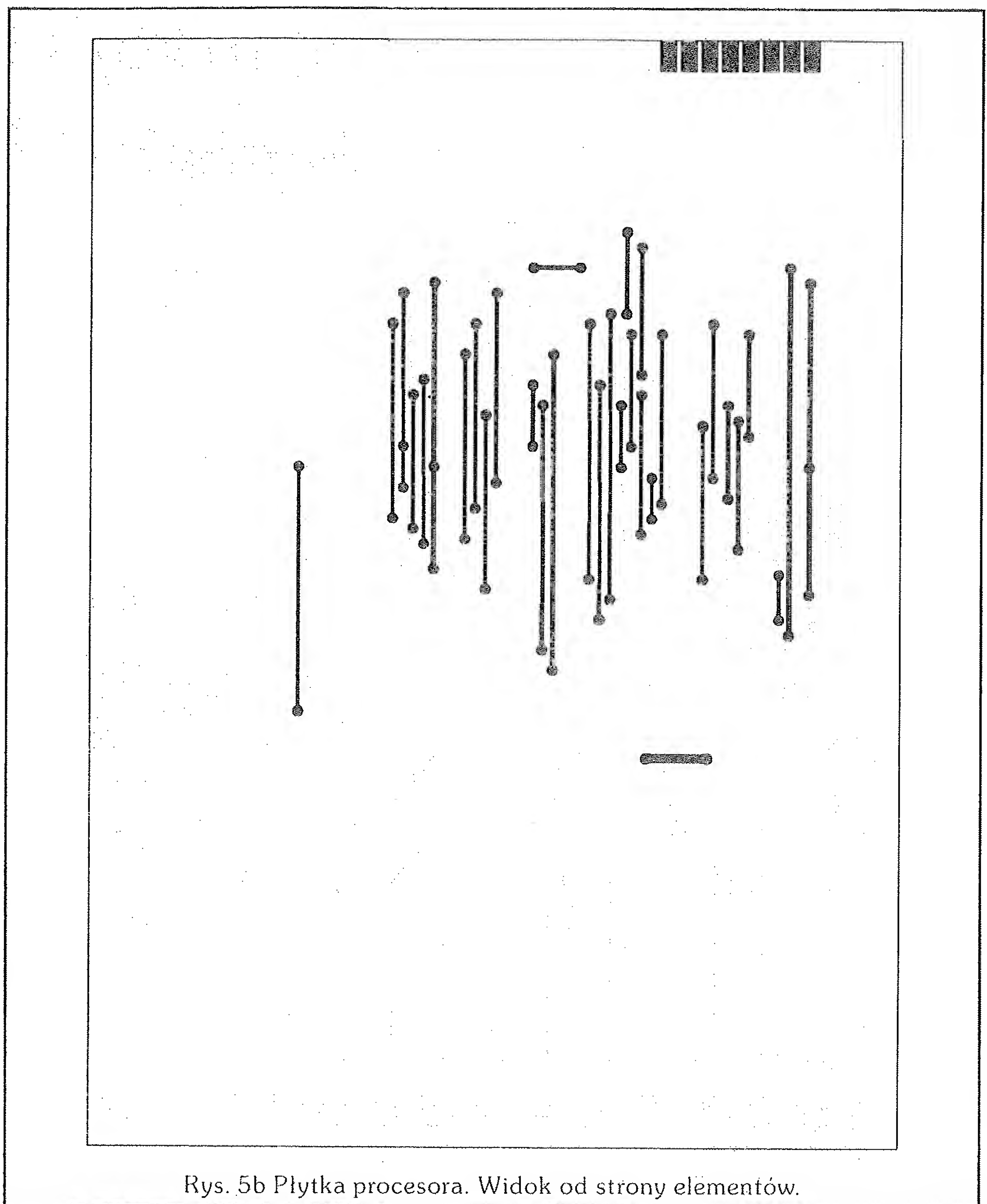
Układ zegara został wykonany

na dwóch płytkach drukowanych: płytce procesora i płytce wskaźników rys.5 i rys.6. Sposób umocowania płytek przedstawiono na rysunku4. Płytki na krawędziach zawierają punkty lutownicze, tak że należy je przymocować do siebie kątownikami tak, aby złącza do siebie pasowały, a następnie cyną połączyć złącza. Kątowniki powinny być wykonane solidnie, ponieważ w przypadku wahania się płytek względem siebie nastąpi oderwanie punktów lutowniczych. Płytki projektowane były jako dwustronne. Jednak nic nie stoi na przeszkodzie, aby wykonać je jednostronnie i na drugiej stronie poprowadzić zworki. Wszystkie elementy są umieszczone na dwóch płytkach. Płytka wyświetlacza ma druk zaprojektowany pod przerwaniowy układ regulacji jaśności świecenia, dlatego należy zamiast układu scalonego przylutować tranzystory wykorzystując ścieżki do US. Na płytce wskaźników są punkty pod przyciski P4 i P5. W obecnej wersji programu nie są one wykorzystywane i nie należy ich lutować. Tranzystory i rezystory należy przylutować od strony druku, po przeciwnej stronie wyświetlaczy. Układ jest na tyle prosty, że powinien ruszyć od razu. Brak działania świadczy o błędnym montażu lub o zwarciach na płytce. Jedynymi czynnościami regulacyjnymi jest ustawienie trymera C3 tak, aby zegar chodził dokładnie. Kwarce z przedziału 2–4 Mhz odznaczają się wysoką stabilnością cieplną.

Programowanie i obsługa zegara

Do programowania i obsługi zegara służą cztery przyciski monostabilne P1,P2,P3,P4. Po włączeniu napięcia zasilającego zegar zaczyna odmierzać czas od wskazania 00:00:00. Zrezygnowano z włączenia się sygnału dźwiękowego, ponieważ bateria kiedyś na pewno się wyczerpie i wtedy alarm jest uciążliwy dla sąsiadów (przykre doświadczenia autora z MCY 1206).

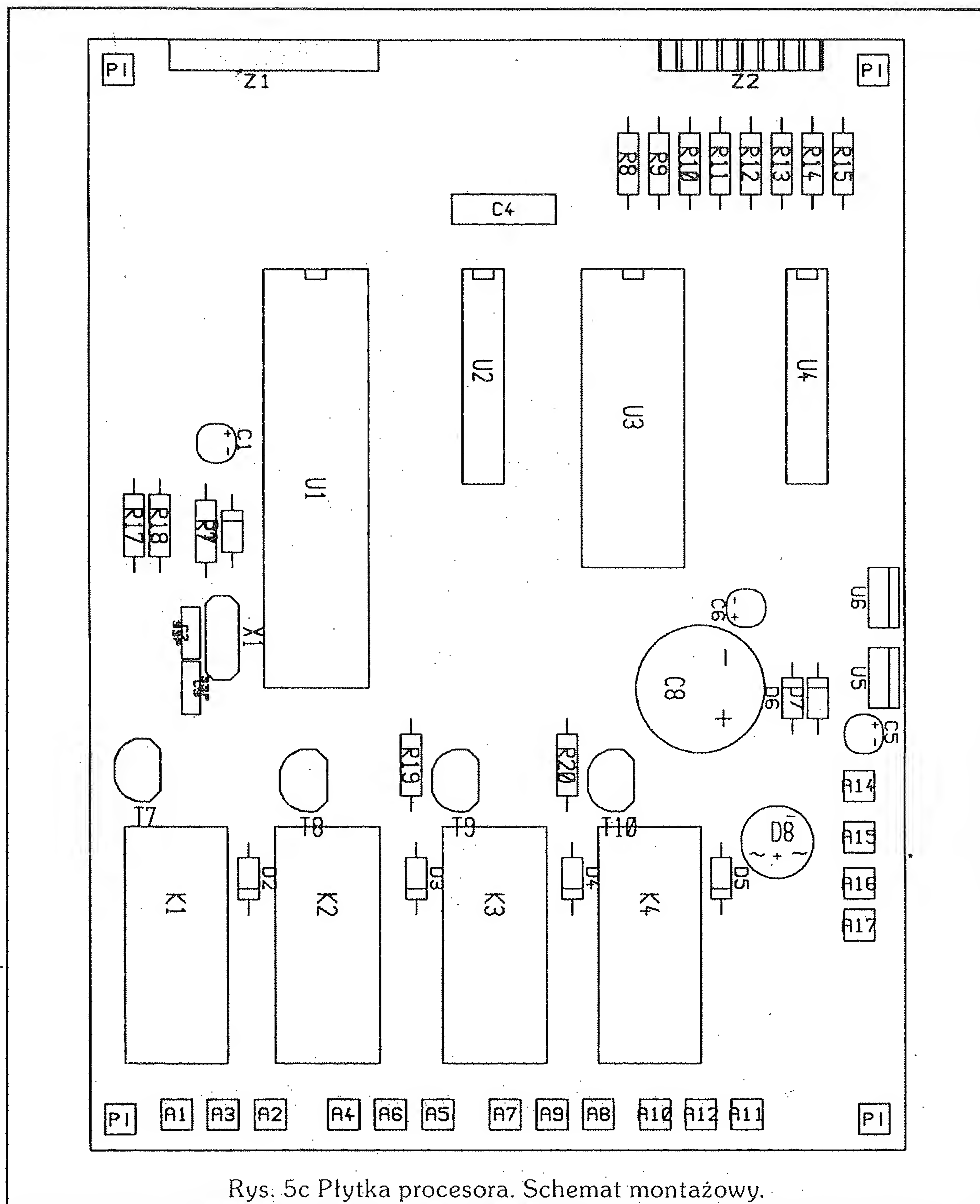
Przy ustawianiu czasu autor kierował się rozwiązaniami jakie są stosowane w zegarkach naręcznych, świadomie zrezygnowano ze sposobu ustawiania jaki jest stosowany w MCY1206.



Rys. 5b Płytka procesora. Widok od strony elementów.

Ustawianie czasu i daty

Należy nacisnąć najpierw przycisk P1, a następnie przycisk P2. Zaczną wtedy migać sekundy. Przyciskiem P4 możemy wyzerować sekundy, przy czym jeśli liczba sekund będzie mniejsza od 30, to liczba minut nie zostanie zwiększona (zegar się spieszy), a jeżeli będzie większa od 30, to liczba minut zostanie zwiększona o 1 (zegar się późni). Jeśli przycisk P3 nie zostanie naciśnięty w przeciągu 2 minut od wejścia do procedury ustawiania czasu, to zegar uzna, że ustawianie zostało porzucone i automatycznie przejdzie do trybu wyświetlania czasu, sekundy przestaną migać. Następnie naciskając P1 przechodzimy do ustawiania minut. Przyciskiem P4 zwiększamy wskazania minut, P3 zmniejszamy. Dłuższe naciśnięcie któregoś z tych przycisków powoduje automatyczne zwiększanie lub zmniejszanie. Jeśli przez 1 minutę nie będą wykonywane żadne operacje na klawiaturze, to nastąpi powrót do wyświetlania czasu (porzucenie ustawiania). Następne naciśnięcie P1 spowoduje przejście do ustawiania godzin. Przyciski P3 i P4 pełnią taką samą funkcję jak przy ustawianiu minut. Dodatkowo na małym wyświetlaczu zamiast sekund pojawi się liczba 24. Znaczy to, że zegar jest w trybie 24 godzinnym. Naciśnięcie P2 spowoduje przejście do trybu 12 godzinnego. Wtedy wyświetlacz sekund pokaże 12. Przycisk P2 przełącza między trybem 12h a 24h. Następne nacisnięcie P1 spowoduje przejście do ustawienia roku. Przyciski P3 i P4 spełniają takie same funkcje jak poprzednio. Lata można zmieniać od 1993 do 2093. Następne naciśnięcie P1 powoduje przejście do ustawiania miesiąca, a następne do ustawienia dnia w miesiącu. Wyświetlacz sekund pokazuje dzień w tygodniu



Rys. 5c Płytka procesora. Schemat montażowy.

–1 poniedziałek
–7 niedziela
ustawienia dokonuje się przyciskami P3 i P4. Następne naciśnięcie P1 spowoduje wyjście z procedury ustawiania i przejście do wyświetlania czasu. Powyższy słowny opis przedstawiono schematycznie poniżej

1) P1›P2 P4 zerowanie sekund
2) P1 P3 zmniejszanie (–)
P4 zwiększanie (+) minut
3) P1 P3(–) P4(+) godzinP2 12h/24h
4) P1 P3(–) P4(+) lat
5) P1 P3(–) P4(+) miesięcy
6) P1 P3(–) P4(+) dni
7) P1 przejście do wyświetlania czasu

Pokazywanie daty i roku

Pierwsze naciśnięcie P4 powoduje przejście do wyświetlania miesiąca–dnia– dnia w tygodniu, drugie do wyświetlania roku, trzecie do wyświetlania czasu itd.

ciąg dalszy w następnym numerze

Jarosław Choma

Płytkę procesora + płytkę wyświetlacza i zoprogramowany pełnym programem eprom w cenie 160 tys. zł. można zamówić za zaliczeniem pocztowym pisząc na adres:

82-300Elbląg
ul.Bażyńskiego 25/9
Jarosław Choma

Katalog tranzystorów b. ZSRR (ciąg dalszy)

Tranzystory bipolarne
Tabela 5.2
Tranzystory P–N–P, małej mocy, wysokiej częstotliwości.

TYP	Ic mA	Ucer V	Ucbo V	Uebo V	Pcmax/T mW/°C	β	Fgr MHz
П416А	25	12	15	3	100/25	60-125	60
П416Б	25	12	15	3	100/25	90-200	80
КТ313А	35	5	6	5	300/25	30-120	200
КТ313Б	35	5	6	5	300/25	80-300	200
КТ357А	40	6	6	3.5	100/50	20-100	300
КТ357Б	40	6	6	3.5	100/50	60-300	300
ТМ4А	40	12	15	1.5	75/25	20-75	50
ТМ4Б	40	12	15	1.5	75/25	50-120	50
ТМ4В	40	12	15	1.5	75/25	90-200	50
М4А	40	12	15	1.5	75/25	20-75	50

TYP	Ic mA	Ucer V	Ucbo V	Uebo V	Pcmax/T mW/°C	β	Fgr MHz
М4Б	40	12	15	1.5	75/25	50-120	50
М4В	40	12	15	1.5	75/25	90-200	50
ТМ4Г	40	12	15	1.5	75/25	20-75	80
ТМ4Д	40	12	15	1.5	75/25	50-120	80
ТМ4Е	40	12	15	1.5	75/25	90-200	80
М4Г	40	12	15	1.5	75/25	20-75	80
М4Д	40	12	15	1.5	75/25	50-120	80
М4Е	40	12	15	1.5	75/25	90-200	80
1ТМ305А	40	12	15	1.5	75/25	25-80	140
1ТМ305Б	40	12	15	1.5	75/25	60-180	160
1ТМ305В	40	12	15	1.5	75/25	40-120	160
1Т305А	40	12	15	1.5	75/25	25-80	140
1Т305Б	40	12	15	1.5	75/25	60-180	160
1Т305В	40	12	15	1.5	75/25	40-120	160
ГТ305А	40	12	15	1.5	75/25	25-80	140
ГТ305Б	40	12	15	1.5	75/25	60-180	160
ГТ305В	40	12	15	1.5	75/25	40-120	160
КТ357В	40	20	20	3.5	100/50	20-100	300
КТ357Г	40	20	20	3.5	100/50	60-300	300
КТ343В	50	9	-	4	150/75	30	300
1Т308А	50	15	20	3	150/45	25-75	100
1Т308Б	50	15	20	3	150/45	50-120	120
1Т308В	50	15	20	3	150/45	80-150	120
1Т308Г	50	15	20	3	150/45	100-300	120
ГТ308А	50	15	20	3	150/45	25-75	100
ГТ308Б	50	15	20	3	150/45	50-120	120
ГТ308В	50	15	20	3	150/45	80-150	120
ГТ308Г	50	15	20	3	150/45	90-200	120
КТ352А	50	15	20	5	300/30	25-120	200
КТ352Б	50	15	20	5	300/30	70-300	200
2Т326А	50	15	20	4	250/25	20-70	250
КТ326АМ	50	15	20	5	200/25	20-70	250
КТ326БМ	50	15	20	5	200/25	45-160	250
КТ351А	50	15	20	5	300/30	20-80	200
КТ351Б	50	15	20	5	300/30	50-200	200
КТ343А	50	17	20	4	150/75	30	300
КТ343Б	50	17	20	4	150/75	50	300
КТ343Г	50	17	-	4	150/75	20	300
КТ361Б	50	20	20	4	150/35	50-350	250
КТ361А	50	25	25	4	150/35	20-90	250
КТ361Г	50	35	35	4	150/35	50-350	250
КТ361Е	50	35	35	4	150/35	50-350	250
КТ361В	50	40	40	4	150/35	40-160	250
КТ361Д	50	40	40	4	150/35	20-90	250
КТ350А	60	15	20	5	300/30	20-200	100
2Т3129Д9	100	20	20	5	200/25	200-500	200
КТ3107Е	100	20	25	5	300/25	120-220	200
КТ3107Ж	100	20	25	5	300/25	180-460	200
КТ3107Л	100	20	25	5	300/25	380-800	200
2Т3129В9	100	20	30	5	200/25	80-250	200
2Т3129Г9	100	20	30	5	200/25	200-500	200
КТ3107В	100	25	30	5	300/25	70-140	200
КТ3107Г	100	25	30	5	300/25	120-220	200
КТ3107Д	100	25	30	5	300/25	180-460	200
КТ3107К	100	25	30	5	300/25	380-800	200
2Т3129А9	100	40	50	5	200/25	30-120	200
2Т3129Б9	100	40	50	5	200/25	80-250	200
КТ3107А	100	45	50	5	300/25	70-140	200
КТ3107Б	100	45	50	5	300/25	120-220	200
КТ3107И	100	45	50	5	300/25	180-460	200
ГТ320В	150	9	20	3	200/45	80-250	200
1Т335В	150	10	20	3	200/45	40-70	300

TYP	Ic mA	Ucer V	Ucbo V	Uebo V	Pcmax/T mW/°C	β	Fgr MHz
1Т335Г	150	10	20	3	200/45	60-100	300
1Т335Д	150	10	20	3	200/45	50-100	300
ГТ335В	150	10	20	3	200/45	40-70	80
ГТ335Г	150	10	20	3	200/45	60-100	300
ГТ335Д	150	10	20	3	200/45	50-100	300
ГТ320Б	150	11	20	3	200/45	50-120	120
ГТ320А	150	12	20	3	200/45	20-80	80
1Т335А	150	13	20	3	200/45	40-70	80
1Т335Б	150	13	20	3	200/45	60-100	80
ГТ335А	150	13	20	3	200/45	40-70	80
ГТ335Б	150	13	20	3	200/45	60-100	80
1Т320В	200	10	20	3	200/50	80-250	200
1Т320Б	200	12	20	3	200/50	50-120	160
1Т320А	200	14	20	3	200/50	20-80	160
2Т364А-2	200	20	25	5	30/25	20-70	250
2Т364Б-2	200	20	25	5	30/25	40-120	250
2Т364В-2	200	20	25	5	30/25	80-240	250
КТ364А-2	200	20	25	5	30/25	20-70	250
КТ364Б-2	200	20	25	5	30/25	40-120	250
КТ364В-2	200	20	25	5	30/25	80-240	250
ГТ321Г	200	30	40	2.5	160/45	20-60	60
ГТ321Д	200	30	40	2.5	160/45	40-120	60
ГТ321Е	200	30	40	2.5	160/45	80-200	60
1Т321Г	200	35	45	2.5	160/45	20-60	60
1Т321Д	200	35	45	2.5	160/45	40-120	60
1Т321Е	200	35	45	2.5	160/45	80-200	60
2Т321Г	200	40	45	4	210/25	20-60	60
2Т321Д	200	40	45	4	210/25	40-120	60
2Т321Е	200	40	45	4	210/25	80-200	60
ГТ321А	200	40	50	4	160/45	20-60	60
ГТ321Б	200	40	50	4	160/45	40-120	60
ГТ321В	200	40	50	4	160/45	80-200	60
ГТ321Г	200	40	50	4	210/25	20-60	60
ГТ321Д	200	40	50	4	210/25	40-120	60
ГТ321Е	200	40	50	4	210/25	80-200	60
1Т321А	200	45	60	4	160/45	20-60	60
1Т321Б	200	45	60	4	160/45	40-120	60
1Т321В	200	45	60	4	160/45	80-200	60
КТ3108Б	200	45	45	5	300/25	50-150	250
КТ3108В	200	45	45	5	300/25	100-300	300
2Т3108Б	200	45	45	5	300/25	50-150	250
2Т3108В	200	45	45	5	300/25	100-300	300
2Т321А	200	50	60	4	210/25	20-60	60
2Т321Б	200	50	60	4	210/25	40-120	60
2Т321В	200	50	60	4	210/25	80-200	60
КТ321А	200	50	60	4	210/25	20-60	60
КТ321Б	200	50	60	4	210/25	40-120	60
КТ321В	200	50	60	4	210/25	80-120	60
КТ3108А	200	60	60	5	300/25	50-150	250
2Т3108А	200	60	60	5	300/25	50-150	250
2Т388А-2	250	50	50	4.5	300/80	25-100	250
КТ388Б-2	250	50	50	4.5	300/80	25-100	250
2Т388АМ-2	250	50	50	4.5	300/80	25-100	250
КТ620А	400	20	50	3	225/25	100	200

Tranzystory bipolarne
Tabela 6.1
Tranzystory N–P–N, małej mocy, wysokiej częstotliwości.

TYP	Ic mA	Ucer V	Ucbo V	Uebo V	Pcmax/T mW/°C	β	Fgr MHz
2T317A-1	15	5	5	3.5	15/4Ø	25-75	1ØØ
2T317Б-1	15	5	5	3.5	15/4Ø	35-12Ø	1ØØ
2T317B-1	15	5	5	3.5	15/4Ø	8Ø-25Ø	1ØØ
KT317-1	15	5	5	3.5	15/2Ø	25-35Ø	1ØØ
KT317A-1	15	5	5	3.5	15/4Ø	25-75	1ØØ
KT317Б-1	15	5	5	3.5	15/4Ø	35-12Ø	1ØØ
KT317B-1	15	5	5	3.5	15/4Ø	8Ø-25Ø	1ØØ
2T319A-1	15	5	5	3.5	-	15-55	1ØØ
2T319Б-1	15	5	5	3.5	-	45-9Ø	1ØØ
2T319B-1	15	5	5	3.5	-	8Ø-2ØØ	1ØØ
KT319A-1	15	5	5	3.5	15/25	15-55	1ØØ
KT319Б-1	15	5	5	3.5	15/25	45-9Ø	1ØØ
KT319B-1	15	5	5	3.5	15/25	8Ø-2ØØ	1ØØ
2T348A-3	15	5	5	3.5	15/4Ø	25-75	1ØØ
2T348Б-3	15	5	5	3.5	15/4Ø	35-12Ø	1ØØ
2T348B-3	15	5	5	3.5	15/4Ø	8Ø-25Ø	1ØØ
KT348A-3	15	5	5	3.5	15/4Ø	25-75	1ØØ
KT348Б-3	15	5	5	3.5	15/4Ø	35-12Ø	1ØØ
KT348B-3	15	5	5	3.5	15/4Ø	8Ø-25Ø	1ØØ
1T3Ø3	15	1Ø	12	-	1ØØ/4Ø	15-3Ø	36
1T3Ø3A	15	1Ø	12	-	1ØØ/4Ø	3Ø-8Ø	36
1T3Ø3Б	15	1Ø	12	-	1ØØ/4Ø	6Ø-16Ø	36
1T3Ø3B	15	1Ø	12	-	1ØØ/4Ø	15-3Ø	72

Witold Wrotek

c.d.n.